

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-085736
 (43)Date of publication of application : 30.03.2001

(51)Int.Cl. H01L 33/00
 H01S 5/323

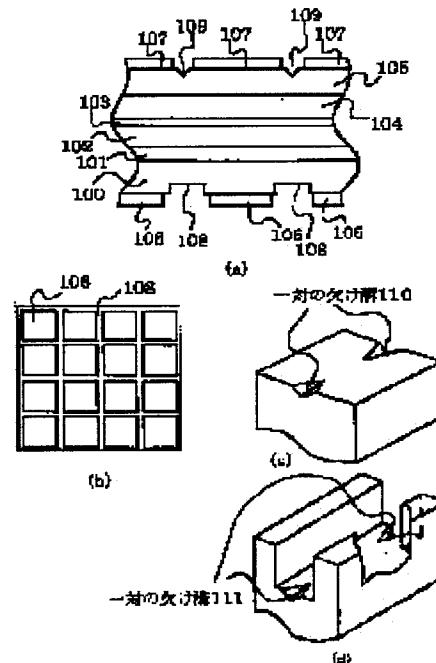
(21)Application number : 11-256483 (71)Applicant : SHARP CORP
 (22)Date of filing : 10.09.1999 (72)Inventor : TSUDA YUZO

(54) METHOD FOR MANUFACTURING NITRIDE SEMICONDUCTOR CHIP

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent cracking and chipping on a cut face, and an interface by dividing an area constituted of nitride semiconductor crystal into chips by using a plurality of division grooves formed on a wafer.

SOLUTION: An n-type GaN buffer layer 101 is formed, and then an n-type AlGaN clad layer 102 is formed, and a multiplex quantum well layer 103 being an active layer, a p-type AlGaN clad layer 104 and a p-type GaN contact layer 105 are formed. A wafer is reversed and n-type electrodes 106 are pattern-formed on the side of a GaN substrate. Then, the wafer is set in a dicer and first split grooves 108 are formed and second split grooves 109 are formed on the GaN substrate side of the wafer. An area constituted of nitride semiconductor crystal is chip-divided by using the split grooves 108 and 109.



LEGAL STATUS

[Date of request for examination] 08.09.2006

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-85736

(P2001-85736A)

(43) 公開日 平成13年3月30日 (2001.3.30)

(51) Int.Cl.⁷

H 01 L 33/00

H 01 S 5/323

識別記号

F I

H 01 L 33/00

H 01 S 5/323

テマコト^{*} (参考)

C 5 F 0 4 1

5 F 0 7 3

審査請求 未請求 請求項の数13 O.L. (全30頁)

(21) 出願番号 特願平11-256483

(22) 出願日 平成11年9月10日 (1999.9.10)

(71) 出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72) 発明者 津田 有三

大阪府大阪市阿倍野区長池町22番22号 シ
ヤープ株式会社内

(74) 代理人 100103296

弁理士 小池 隆彌

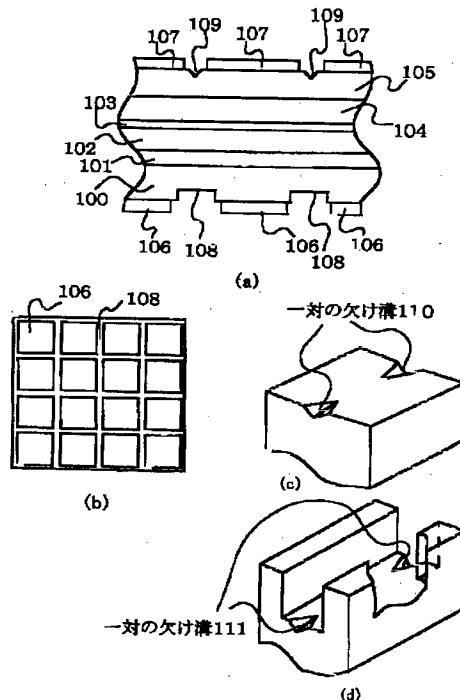
最終頁に続く

(54) 【発明の名称】 硼化物半導体チップの製造方法

(57) 【要約】

【課題】 硼化物半導体を基板とする光を発する活性層を含む硼化物半導体ウエハーをチップ状に分割する際に、切断面、界面のクラック、チッピングの発生を防止し、硼化物半導体の結晶性を損なうことなく優れた発光性能を有する硼化物半導体チップを得ると共に、歩留良く所望の形とサイズに切断する方法を提供する。

【解決手段】 硼化物半導体を基板とする光を発する活性層を含む硼化物半導体ウエハーをチップ状に分割する際に、前記ウエハーの硼化物半導体基板面に所望のチップ形状で第1の割り溝を線状に形成する工程と、前記第1の割り溝の線と合致する位置で、前記ウエハーの硼化物半導体積層面に新たに第2の割り溝を線状に形成すると共に、前記第1の割り溝幅よりも第2の割り溝幅を狭くする工程と、前記第1の割り溝と第2の割り溝に沿って前記ウエハーをチップ状に分割する工程を具備する。特に、硼化物半導体基板に塩素をドーピングすることによって、チップ分割が容易になる。



【特許請求の範囲】

【請求項1】 基板上に、p型層とn型層によって挟まれた活性層を有する多層構造からなる窒化物半導体層を積層したウエハーを窒化物半導体チップに分割する製造方法であって、前記ウエハーに、幅広の第1の割り溝を所望のチップ形状に形成する工程と、前記ウエハーに幅狭の第2の割り溝もしくは欠け溝を所望のチップ形状で形成する工程と、前記幅広の第1の割り溝または第2の幅狭の割り溝もしくは欠け溝を用いて窒化物半導体結晶で構成された領域をチップ分割する工程とからなることを特徴とする窒化物半導体チップの製造方法。

【請求項2】 前記ウエハーの一方の面上に前記幅広の第1の割り溝を所望のチップ形状に形成し、前記ウエハーの他方の面上に幅狭の第2の割り溝もしくは欠け溝を所望のチップ形状で形成することを特徴とする前記請求項1に記載の窒化物半導体チップの製造方法。

【請求項3】 前記幅広の第1の割り溝を基板側に形成し、前記幅狭の第2の割り溝もしくは欠け溝を結晶成長側に形成し、前記幅狭の割り溝の方からチップ分割することを特徴とする前記請求項2に記載の窒化物半導体チップの製造方法。

【請求項4】 前記幅広の第1の割り溝と、前記幅狭の第2の割り溝もしくは欠け溝を前記ウエハーの一方の面側に形成することを特徴とする前記請求項1に記載の窒化物半導体チップの製造方法。

【請求項5】 前記幅広の第1の割り溝の中に、幅狭の第3の割り溝もしくは欠け溝を形成することを特徴とする前記請求項1乃至4のいずれかに記載の窒化物半導体チップの製造方法。

【請求項6】 窒化物半導体以外の種基板上に、窒化物半導体厚膜を積層し、その上に、p型層とn型層によって挟まれた活性層を有する多層構造からなる窒化物半導体層を積層した窒化物半導体チップに分割する製造方法であって、前記種基板面側から前記窒化物半導体厚膜と種基板との界面もしくは該界面よりも深く割り溝底部が達する第1の割り溝を所望のチップ形状に形成する第1工程と、前記窒化物半導体面側から、前記第1の割り溝と相対向する位置に、第2の割り溝を形成する第2工程と、前記第1の割り溝または第2の割り溝を用いて窒化物半導体層で構成された領域をチップ分割する工程とからなることを特徴とする窒化物半導体チップの製造方法。

【請求項7】 前記第1の割り溝底部と前記第2の割り溝底部または第3の割り溝底部との距離が150μm以下にする工程を具備することを特徴とする請求項2又は3又は5又は6に記載の窒化物半導体チップの製造方法。

【請求項8】 前記第2の割り溝底部の形成位置を、前記ウエハーの活性層位置よりも深く形成する工程を具備することを特徴とする請求項3又は6に記載の窒化物半

導体チップの製造方法。

【請求項9】 前記第2の割り溝底部を前記ウエハーの窒化物半導体層と窒化物半導体基板の界面に、もしくは前記ウエハーの窒化物半導体層と窒化物半導体厚膜との界面に達する深さに形成する工程、あるいは、前記第2の割り溝底部を前記界面よりも深く形成する工程を具備することを特徴とする請求項3又は6に記載の窒化物半導体チップの製造方法。

【請求項10】 前記第1の割り溝、第2の割り溝、第3の割り溝の、溝形成方向が、窒化物半導体層の、<11-20>方向、<1-100>方向、<0001>方向、<0-111>方向、<01-10>方向から57.6°の方向の、何れかであることを特徴とする請求項1乃至9のいずれかに記載の窒化物半導体チップの製造方法。

【請求項11】 上記チップ分割によって分割されたときの端面が、窒化物半導体層の{1-100}面、{11-20}面、{0001}面、{0-111}面、{01-12}面の何れかであることを特徴とする請求項1乃至9のいずれかに記載の窒化物半導体チップの製造方法。

【請求項12】 窒化物半導体発光ダイオードの所望のチップ形状が長方形であって、該長方形の長辺をL、短辺をSとするとき、前記長辺Lと短辺Sの、方向の組み合わせが窒化物半導体結晶に関して、 $L = <11-20>$ 方向で $S = <1-100>$ 方向、 $L = <0001>$ 方向で $S = <2-1-10>$ 方向、 $L = <0-111>$ 方向で $S = <2-1-10>$ 方向、 $L = <0001>$ 方向で $S = <01-10>$ 方向、の何れかの組み合わせであることを特徴とする請求項1乃至9のいずれかに記載の窒化物半導体チップの製造方法。

【請求項13】 窒化物半導体発光ダイオードの所望のチップ形状が長方形であって、該長方形の長辺をL、短辺をSとするとき、長辺と短辺との比(L/S)が1.01以上4以下であることを特徴とする請求項12記載の窒化物半導体チップの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、一般式 $In_xAl_yGa_zN$ ($0 \leq x \leq 1$, $0 \leq y \leq 1$, $x + y + z = 1$) で表記される窒化物半導体の発光素子または電子デバイス素子の製造方法に関し、特に窒化物半導体基板上に作製された窒化物半導体素子の、結晶性を損なうことなく、歩留まり良く所望のサイズに分割する方法を提供する。

【0002】

【従来の技術】従来、窒化物半導体は発光素子やハイパワー・デバイスとして、利用または研究されている。例えば、発光素子の場合、その構成する組成を調整することにより、技術的には青色から橙色までの幅の広い発光素

子として利用することができる。近年、その特性を利用して、青色発光ダイオードや緑色発光ダイオードの実用化がなされ、また、窒化物半導体レーザ素子として青紫色半導体レーザが開発されてきている。こうした窒化物半導体発光素子または窒化物半導体電子デバイス素子は、主にサファイア基板上に作製されている。近年、窒化物半導体レーザ素子等に関しては、発振寿命の観点から、窒化物半導体基板上に作製する傾向にある。

【0003】

【発明が解決しようとする課題】しかしながら、窒化物半導体基板上に窒化物半導体発光素子を成長する構成は、近年始まつばかりであり、産業上、如何にして窒化物半導体基板上に成長した窒化物半導体素子をチップ分割するかが課題であった。なぜならば、窒化物半導体基板は非常に硬いため、へき開方向以外では非常に割れにくく、割れたとしても切断面上にクラックやチッピングが発生しやすく、綺麗にチップ分割できなかつたためである。

【0004】特開平11-4048公報では、窒化物半導体基板上部に活性層を含む窒化物半導体層を積層すると、窒化物半導体層と窒化物半導体基板のへき開面を一致させることができるので、窒化物半導体基板のへき開面であるM面{11-00}で容易に切断することができることを紹介している。

【0005】ここで、窒化物半導体のへき開面であるM面は、(0001)基板に対して3種存在し、同様に前記へき開面を得るためにへき開方向(<11-20>方向)も3種ある。

【0006】ところが、へき開方向ではない<1-10>方向に沿って、通常の方法でチップ分割すると、スクライバーもしくはダイサーの、刃の押し合て方によって、30度ずれた方向(<11-20>方向)に割れてしまうことがしばしばあった。また、通常の方法で、へき開方向の<11-20>方向に沿ってチップ分割しても、スクライバーもしくはダイサーの、刃の接触応力のかけ方によって、意図する方向とは異なる60度ずれた方向にへき開されてしまうことがあった。

【0007】上記<11-20>方向のへき開性は、チップ分割する上で非常に有効な方向ではあるが、上記へき開方向はC面内で3種あり、互いのへき開方向が90度で直交していないために、チップ分割の際の、刃の接触応力のかけ方(向き)によってチップ分割の形状が左右されていた。このことから、単に、通常のチップ分割方法で、窒化物半導体基板上に成長した窒化物半導体素子を、所望のチップ形状に、歩留まり良く分割することができなかつた。

【0008】

【課題を解決するための手段】本発明は、基板上に、p型層とn型層によって挟まれた活性層を有する多層構造からなる窒化物半導体層を積層したウエハーにおいて、

少なくとも2つ以上の複数の割り溝を線状もしくは一对の欠け溝で、前記ウエハーに所望のチップ形状で形成する工程と、前記複数の割り溝のうち1つは前記基板側に線状の割り溝を形成する工程と、その他の割り溝幅は該線状の割り溝幅よりも狭くする工程とを具備し、前記ウエハーに形成した前記複数の割り溝を用いて窒化物半導体結晶で構成された領域をチップ分割することを特徴とする。

【0009】本発明は、塩素を含有しない窒化物半導体基板上に、p型層とn型層によって挟まれた活性層を有する多層構造からなる窒化物半導体層を積層したウエハーにおいて、前記ウエハーの窒化物半導体基板面に所望のチップ形状で第1の割り溝を線状に形成する工程と、前記第1の割り溝の線と合致する位置で、前記ウエハーの窒化物半導体積層面に新たに第2の割り溝を形成すると共に、前記第1の割り溝幅よりも第2の割り溝幅を狭くする工程と、前記第1の割り溝と第2の割り溝に沿って前記ウエハーをチップ状に分割する工程を具備することを特徴とする。上記工程を具備することによって、成長膜も基板も同系の窒化物半導体であることから、同一のへき開特性を有することと、第1の割り溝が第2の割り溝よりも溝幅が広く、かつ、第1と第2の割り溝に分けて切断することにより、第2の割り溝によって割れた割れ線が、最短切断距離で割れるためには、第2の割り溝底部から該第2の割り溝底部下方の第1の割り溝の底部の何処かに到達するしかなく、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができる。また、溝幅の狭い第2の割り溝を結晶成長側の面に形成したのは、光が前記結晶成長側の面から発せられるため、その発光面積を大きくするためである。第1の割り溝幅と第2の割り溝幅が異なる理由は、上述のように、割り溝幅の狭い第2の割り溝から割れた割れ線が、割り溝幅の広い第1の割り溝に到達するとき、前記割れ線が第2の割り溝直下から外れて斜め方向に割れたとしても、第1の割り溝幅が広いために、前記斜めに割れた割れ線が第1の割り溝底部に到達することができる。この様にして、チップ形状の不良率を減らすことができる。

【0010】本発明は、塩素を含有しない窒化物半導体基板上に、p型層とn型層によって挟まれた活性層を有する多層構造からなる窒化物半導体層を積層したウエハーにおいて、前記ウエハーの窒化物半導体基板面に所望のチップ形状で第1の割り溝を線状に形成する工程と、前記第1の割り溝の線と合致する位置で、前記第1の割り溝底部中に新たに第3の割り溝を形成すると共に、前記第1の割り溝幅よりも第3の割り溝幅を狭くする工程と、前記第3の割り溝に沿って前記ウエハーをチップ状に分割する工程を具備することを特徴とする。上記工程を具備することによって、成長膜も基板も同系の窒化物半導体であることから、同一のへき開特性を有すること

と、第3の割り溝を第1の割り溝底部のほぼ中央線に沿って形成し、かつ、第1と第3の割り溝に分けて切断することにより、第3の割り溝によって割れた割れ線が、第1の割り溝によって局部的に薄くなった部分で選択的に割れるため、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができる。また、割り溝を基板側に形成したのは、結晶成長側の発光面積を大きくするためである。

【0011】本発明は、塩素を含有しない窒化物半導体基板上に、p型層とn型層によって挟まれた活性層を有する多層構造からなる窒化物半導体層を積層したウエハーにおいて、前記ウエハーの窒化物半導体基板面に所望のチップ形状で第1の割り溝を線状に形成する工程と、前記第1の割り溝の線と合致する位置で、前記ウエハーの窒化物半導体積層面に新たに第2の割り溝を形成すると共に、前記第1の割り溝幅よりも第2の割り溝幅を狭くする工程と、前記第1の割り溝の線と合致する位置で、前記第1の割り溝底部中に新たに第3の割り溝を形成すると共に、前記第1の割り溝幅よりも第3の割り溝幅を狭くする工程と、前記第2の割り溝と前記第3の割り溝に沿って前記ウエハーをチップ状に分割する工程を具備することを特徴とする。上記工程を具備することによって、請求項2と請求項3の特徴を有し、所望のチップ形状に切断することができる。

【0012】本発明は、窒化物半導体以外の種基板上に、膜厚が20μm以上の塩素を含有しない窒化物半導体厚膜を積層した上に、p型層とn型層によって挟まれた活性層を有する多層構造からなる窒化物半導体層を積層したウエハーにおいて、前記ウエハーの窒化物半導体基板面に所望のチップ形状で第1の割り溝底部を前記窒化物半導体厚膜と種基板との界面もしくは該界面よりも深く形成する第1工程と、前記第1の割り溝の線と合致する位置で、前記ウエハーの窒化物半導体積層面に新たに第2の割り溝を形成すると共に、前記第1の割り溝幅よりも第2の割り溝幅を狭くする第2工程と、前記第1の割り溝の線と合致する位置で、前記第1の割り溝底部中に新たに第3の割り溝を形成すると共に、前記第1の割り溝幅よりも第3の割り溝幅を狭くする第3工程のうち、第1工程と第2工程を用いて前記ウエハーをチップ状に分割する工程、あるいは第1工程と第3工程を用いて前記ウエハーをチップ状に分割する工程を具備することを特徴とする。上記工程を具備することによって、第1の割り溝領域以外は、窒化物半導体とは異なる種基板であるためへき開が異なり、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができる。さらに、種基板上に塩素ドーピングを行った厚膜の窒化物半導体膜（例えば、300μm）を形成したところ、種基板上に塩素を全くドーピングしていない同じ厚膜の窒化物半導体膜と比べて、基板と厚膜との熱膨張係数差によって生じる反りの量が小さかった。塩素をドーピングしていない従来の厚膜の窒化物半導体膜を種基板上に積層した場合、互いの熱膨張係数差によって、ウエハー自体が反りかえり、ダイサーまたはスクライバーの、刃の接触応力のかけ方や方向によって、粉々に割れることがしばしばあった（チップの歩留率が低かった）。しかしながら、本請求項9のように塩素をドーピングした厚膜の窒化物半導体膜を種基板上に成長した場合は、ウエハー自体の反りが小さく、前記刃の接触応力もしくは方向によって粉々に割れることは無かった。

【0013】本発明は、工程に少なくとも塩素を含有する窒化物半導体基板を具備することを特徴とする。この

ことにより、全く塩素をドーピングしていない窒化物半導体基板に比べて、容易に基板を分割することができる。

【0014】本発明は、窒化物半導体以外の種基板上に、少なくとも塩素を含有し且つ膜厚が20μm以上の窒化物半導体厚膜を積層した上に、p型層とn型層によって挟まれた活性層を有する多層構造からなる窒化物半導体層を積層したウエハーにおいて、前記ウエハーの窒化物半導体基板面に所望のチップ形状で第1の割り溝底部を前記窒化物半導体厚膜と種基板との界面もしくは該界面よりも深く形成する第1工程と、前記第1の割り溝の線と合致する位置で、前記ウエハーの窒化物半導体積層面に新たに第2の割り溝を形成すると共に、前記第1の割り溝幅よりも第2の割り溝幅を狭くする第2工程と、前記第1の割り溝の線と合致する位置で、前記第1の割り溝底部中に新たに第3の割り溝を形成すると共に、前記第1の割り溝幅よりも第3の割り溝幅を狭くする第3工程のうち、第1工程と第2工程を用いて前記ウエハーをチップ状に分割する工程、あるいは第1工程と第3工程を用いて前記ウエハーをチップ状に分割する工程を具備することを特徴とする。上記工程を具備することによって、窒化物半導体基板と異なる種基板（例えば、サファイア基板）上に、20μm以上の厚膜の窒化物半導体膜を積層しても本発明の効果を得ることができる。また、第1の割り溝領域以外は、窒化物半導体とは異なる種基板であるためへき開が異なり、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができる。さらに、種基板上に塩素ドーピングを行った厚膜の窒化物半導体膜（例えば、300μm）を形成したところ、種基板上に塩素を全くドーピングしていない同じ厚膜の窒化物半導体膜と比べて、基板と厚膜との熱膨張係数差によって生じる反りの量が小さかった。塩素をドーピングしていない従来の厚膜の窒化物半導体膜を種基板上に積層した場合、互いの熱膨張係数差によって、ウエハー自体が反りかえり、ダイサーまたはスクライバーの、刃の接触応力のかけ方や方向によって、粉々に割れることがしばしばあった（チップの歩留率が低かった）。しかしながら、本請求項9のように塩素をドーピングした厚膜の窒化物半導体膜を種基板上に成長した場合は、ウエハー自体の反りが小さく、前記刃の接触応力もしくは方向によって粉々に割れることは無かった。

【0015】本発明に示す厚さにすることによって、切断距離を短くすることができ、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができる。塩素を含有する窒化物半導体基板もしくは塩素を含有した窒化物半導体厚膜は、塩素を全く含有していないそれらと比べて分割が容易であるため、切断距離が

200 μm以下から分割することができる。

【0016】本発明は、少なくとも塩素を含有する窒化物半導体基板もしくは、少なくとも塩素を含有する窒化物半導体厚膜において、前記塩素濃度が $1 \times 10^{14} / \text{cm}^3$ 以上であることを特徴とする。このことにより、チップ分割が容易になる。

【0017】本発明は前記第2の割り溝底部の形成位置を、前記ウエハーの活性層位置よりも深く形成する工程を具備することを特徴とする。このことにより、チップ分割の際、光を発する活性層に損傷を与えることなくチップ分割することができる。

【0018】本発明は、前記第2の割り溝底部を前記ウエハーの窒化物半導体層と窒化物半導体基板の界面に、もしくは前記ウエハーの窒化物半導体層と窒化物半導体厚膜との界面に形成する工程、あるいは、前記第2の割り溝底部を前記界面よりも深く形成する工程を具備することを特徴とする。このことにより、チップ分割の際、光を発する活性層に損傷を与えることなくチップ分割することができると共に、第2の割り溝底部が塩素をドーピングした窒化物半導体基板中まで到達していることから、チップ分割は、塩素をドーピングした窒化物半導体基板そのものの分割であり、塩素を全くドーピングしていない窒化物半導体基板に比べて容易にチップ分割することができる。

【0019】本発明は、前記第1の割り溝、第2の割り溝、第3の割り溝の、溝形成方向が、窒化物半導体結晶の、<11-20>方向、<1-100>方向、<0001>方向、<0-111>方向、<01-10>方向から57.6°の方向の、何れかであることを特徴とする。このことにより、割り溝形成が容易になる。

【0020】本発明は、上記チップ分割によって分割されたときの端面が、窒化物半導体結晶の{1-100}面、{11-20}面、{0001}面、{0-111}面、{01-12}面の何れかであることを特徴とする。特に、窒化物半導体レーザダイオードを作製する場合のミラー端面は、{1-100}面であることが好ましい。

【0021】本発明は、窒化物半導体発光ダイオードの所望のチップ形状が長方形であって、該長方形の長辺をL、短辺をSとするとき、前記長辺Lと短辺Sの、方向の組み合わせが窒化物半導体結晶に関して、L=<11-20>方向でS=<1-100>方向、L=<0001>方向でS=<2-1-10>方向、L=<0-111>方向でS=<2-1-10>方向、L=<0001>方向でS=<01-10>方向、の何れかの組み合わせであることを特徴とする。上記組み合わせを具備することによって、チップ分割の容易な方向を長辺として多く割り溝形成し、逆に、チップ分割の困難な方向を短辺として少なく溝形成することができる。このことにより、チップ分割によって発生する形状不良を抑制するこ

とができる。

【0022】本発明は、窒化物半導体発光ダイオードの所望のチップ形状が長方形であって、該長方形の長辺をL、短辺をSとするとき、長辺Lと短辺Sとの比(L/S)が1.01以上4以下であることを特徴とする。このことにより、てこの原理から、効率良く割り溝に力を加えることができ、チップ分割を容易にすることができます。特に、チップ分割の困難な短辺側に、上記てこの原理で効率良く割り溝に力を加えることができ、チップ分割を容易にすることができます。

【0023】本発明は、前記窒化物半導体基板が、GaN基板であることを特徴とする。

【0024】

【発明の実施の形態】一般に、窒化物半導体の結晶成長を行う方法としては、有機金属気相成長法(以下、MOCVD法)、分子線エピキシ法(以下、MBE法)、ハイドライド気相成長法(以下、HVPE法)で行うのが通例であり、どの結晶成長方法を用いても良い。

【0025】以下に、基板としてGaN基板を用い、成長方法としてMOCVD法を用いて製造した窒化物半導体発光ダイオードおよび窒化物半導体レーザダイオードの例について記述する。基板としては、窒化物半導体で構成されている基板であれば良く、 $\text{Al}_x\text{Ga}_y\text{In}_z\text{N}$ ($x+y+z=1$)基板であっても良い。また、 $\text{Al}_x\text{Ga}_y\text{In}_z\text{N}$ ($x+y+z=1$)基板の、窒素元素の内、約10%程度以下(ただし、六方晶系であること)が、P、As、Sbの他の元素に置換されていてもよい。特に、窒化物半導体レーザの場合、垂直横モードの单峰化のために、クラッド層よりも屈折率の低い層が該クラッド層の外側に接している必要があり、AlGaN基板を用いるのが最良である。また、以下の実施例では、窒化物半導体のC面{0001}基板について記載しているが、窒化物半導体のA面{11-20}基板、窒化物半導体のR面{1-102}基板、窒化物半導体のM面{1-100}基板を用いても良い。しかしながら、本発明によるチップ分割の効果が最も観られたのは、C面基板であった。また、完全なC面基板ではなくとも、C面から2度以下のオフ角度を有する基板であれば同一の効果が得られた。前記オフ角度は、A面基板、R面基板、M面基板についても同様であった。

【0026】(実施の形態1) 本実施の形態1では、窒化物半導体発光ダイオード素子の製造方法とチップ分割について説明する。

【0027】図1(a)は、C面(0001)n型GaN基板100、n型GaNバッファ層101、n型Al_{x1}Ga_{1-x1}Nクラッド層102、活性層103、p型Al_{x2}Ga_{1-x2}Nクラッド層104、p型GaNコンタクト層105、n型電極106、p型電極107、第1の割り溝108、第2の割り溝109から構成されている。

【0028】以下に図1(a)の窒化物半導体発光ダイオードの製造方法について説明する。

【0029】まず、HVPE法で種基板(例えば、サファイア基板)上に厚膜のGaNを積層し、その後、研磨でサファイア基板を剥ぎ取り、厚さ400μm、大きさ2インチのC面(0001)n型GaN基板100を作製した。該n型GaN基板のn型極性は、Siをドーピングすることによって得られ、該Siの濃度は、 $2 \times 10^{18} / \text{cm}^3$ であった。さらに、前記n型GaN基板中に約 $1 \times 10^{14} / \text{cm}^3$ の塩素をドーピングしている。次に、MOCVD装置に、前記n型GaN基板100をセットし、1050°Cの成長温度でn型GaNバッファ層101を1μm形成した。このn型GaNバッファ層は、種基板からn型GaN基板を剥ぎ取るときに生じた、n型GaN基板の表面歪みの緩和、表面モフォロジーや表面凹凸の改善(平坦化)を目的に設けた層であり、無くとも構わない。しかしながら、GaN基板に塩素をドーピングしている場合は、表面モフォロジーが悪化する傾向にあるため、本実施の形態のようにGaNバッファ層を設けた方が好ましい。n型GaNバッファ層101を形成後、続けて2μm厚のn型Al_xGa_{1-x}Nクラッド層102を形成した。本実施の形態では、X=0で作製した。次に、基板の温度を700°C~800°C程度に下げ、3周期の、厚さ4nmのIn_{0.35}Ga_{0.65}N井戸層と厚さ6nmのIn_{0.02}Ga_{0.98}N障壁層より構成される活性層(多重量子井戸層)103を成長する。その際、SiH₄は供給してもよいし、供給しなくてもよい。また、障壁層はGaNで構成されていても良い。

【0030】次に、基板温度を再び1050°Cまで昇温して、厚み20nmのp型Al_xGa_{1-x}Nクラッド層104を成長する。本実施の形態では、X=0.2で作製した。その後、0.2μmの厚みのp型GaNコンタクト層105を成長した。

【0031】本実施の形態の活性層103は、3周期からなる多重量子井戸構造を作製したが、他の周期構造でも良く、井戸層のみの單一量子井戸構造でも良い。活性層はIn_yGa_{1-y}Nから構成されれば良く、所望の発光波長に応じてIn組成を変化させればよい。

【0032】活性層が單一量子井戸で、発光波長が370nm以下の場合は、井戸層はGaNから構成されているのが好ましく、少なくとも極性を示す不純物がドープされていなければならない。活性層が多重量子井戸から構成されていて、発光波長が370nm以下の場合は、井戸層はGaNから構成されていて、障壁層は少なくともA1を含む窒化物半導体でなければならず、少なくとも井戸層もしくは障壁層の何れかに極性を有する不純物がドープされていなければならない。また、n型クラッド層102とp型クラッド層104は、A1を含む窒化物半導体から構成されていても良いし、構成されていな

くとも良い。何故ならば、多重量子井戸構造のA1を含む窒化物半導体障壁層によって、十分キャリアが閉じ込められているからである。

【0033】上記活性層中の井戸層または障壁層の不純物は、Si、Ge、O、C、Zn、Be、Mgの何れかが好ましい。

【0034】p型GaNコンタクト層105のp型不純物濃度は、p型電極107の形成位置に向かって、p型不純物濃度を多くした方が好ましい。このことによりp型電極形成によるコンタクト抵抗が低減する。また、p型化不純物であるMgの活性化を妨げているp層中の残留水素を除去するために、p型層成長中に微量の酸素を混入させてもよい。

【0035】この様にして、p型GaNコンタクト層105を成長後、MOCVD装置のリアクター内を全窒素キャリアガスとNH₃に変えて、60°C/分で温度を降下させた。基板温度が850°Cに達した時点で、NH₃の供給量を停止して、5分間、前記基板温度で待機してから、室温まで降下させた。上記基板の保持温度は650°Cから900°Cの間が好ましく、待機時間は、3分以上15分以下が好ましかった。また、降下温度の到達速度は、30°C/分以上が好ましい。

【0036】このようにして作製された成長膜をラマン測定によって評価した結果、前記手法により、従来、利用されているp型化アニールを行わなくとも、成長後すでにp型化の特性を示していた。また、p型電極形成によるコンタクト抵抗も低減していた。SIMS(Secondary ion mass spectrometry)測定を行った結果、残留水素濃度がp型GaNコンタクト層105最表面近傍で $3 \times 10^{18} / \text{cm}^3$ 以下であった。

【0037】発明者らによる実験によると、成長膜を形成後、NH₃雰囲気中で基板温度を室温まで降下させたとき、残留水素濃度が成長膜最表面近傍で高かったことから、成長膜最表面近傍の残留水素濃度は、成長終了後のNH₃雰囲気が原因であると考えられる。この残留水素は、p型化不純物であるMgの活性化を妨げることが知られている。前記残留水素濃度は、 $5 \times 10^{19} / \text{cm}^3$ 以下が好ましい。

【0038】この様にp型GaNコンタクト層105成長後に、キャリアガスをN₂で置換し、NH₃の供給量を停止して所定の時間、成長温度を保持することによって、p型化を促し、成長膜最表面近傍の残留水素濃度を下げ、コンタクト抵抗を低減できた。また、p型電極形成によるコンタクト抵抗をさらに低減する方法として、成長膜最表面(p型層の最表面)近傍をエッチングにより除去し、その除去面にp型電極を形成すると良い。成長膜最表面(p型層の最表面)を除去する層厚は、10nm以上が好ましく、特に上限値はないが、除去面近傍の残留水素濃度が $5 \times 10^{19} / \text{cm}^3$ 以下になることが

好みしい。

【0039】次に、上記窒化物半導体発光ダイオード素子を形成したウエハーのチップ分割について説明する。ここで、結晶成長側とは、基板側に対する反対側を指すものとする。

【0040】まず、上記ウエハーのGaN基板側を研磨機により研磨して、塩素ドーピングされたGaN基板の厚さを $150\mu\text{m}$ にし、鏡面出しをする。GaN基板面を鏡面出しする（透明にする）のは、以下に述べる割り溝の形成位置を裏面側から容易に確認できるようするためと、p電極とn電極の形成位置の調整を容易にするためである。次に、フッ酸もしくは熱磷酸を含む硫酸からなる混合溶液で、前記ウエハーをエッチング処理する。このエッチング処理は、研磨によって生じた表面歪み及び酸化膜を除去し、p型、n型電極のコンタクト抵抗の低減と電極剥離を防止するために行う。続いて、p型GaNコンタクト層105上に、Pd(4nm)/Mo(3nm)/Au(100nm)の順に、透光性p型電極107をリソグラフィー技術でパターン形成した後、微量の酸素を導入しながら、 500°C でN₂雰囲気中でアニールを行った。このことにより、p型電極形成によるコンタクト抵抗の低抵抗化が得られた。上記p型電極をパターン形成したのは、以下で述べる第2の割り溝を、電極の被覆されていない部分に形成するためである。

【0041】次に、ウエハーを裏返しにして、GaN基板側に、Ti(15nm)/Al(150nm)によるn型電極106を、リソグラフィー技術でパターン形成する。この時、結晶成長側のp型電極パターンの形成位置と真反対側に、n型電極パターンを形成し、且つ、割り溝を形成すべく互いの電極が被覆されていない領域を一致させる。

【0042】前記ウエハーをダイサーにセットし、該ウエハーのGaN基板側に、深さ $30\mu\text{m}$ 、線幅 $20\mu\text{m}$ 、ピッチ $350\mu\text{m}$ の第1の割り溝108を、図1(b)に示す格子形状で形成した。第1の割り溝は、n型電極106が被覆されていない部分に形成することが好みしい。何故ならば、電極剥離の原因になるからである。

【0043】次に、ウエハーのGaN基板側に粘着シートを貼付し、スクライバーのテーブル上にGaN基板側を下にして張り付け、真空チャックで固定する。固定後、スクライバーのダイヤモンド針で、結晶成長側の面(p型GaNコンタクト層105表面)上に、ピッチ $350\mu\text{m}$ 、深さ $0.1\mu\text{m}$ 、線幅 $5\mu\text{m}$ で一回スクライブする。次に、先程のスクライブ方向に対して垂直方向に、同様にしてスクライブする。この様にして $350\mu\text{m}$ 角のチップになるようにスクライブラインを入れ、第2の割り溝109を形成する。ただし、第2の割り溝109の形成位置は、前記第1の割り溝108の線幅のほ

ぼ中央線と一致した位置とし、ダイシングの方向およびスクライブの方向は、窒化物半導体に対して<11-20>または<1-100>方向である。また、第2の割り溝109も第1の割り溝108と同様に電極が被覆されていない位置に形成することが好みしい。

【0044】スクライブ後、真空チャックを解放し、ウエハーをテーブルから外し取り、結晶成長側から軽くローラーで押し当てる事により、2インチのウエハーから $350\mu\text{m}$ 角のチップを多数得た。チップの切断面にクラック、チッピング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは98%以上であった。

【0045】本実施の形態で、歩留まり良く所望の形状でチップ分割できたのは、発光層を含む窒化物半導体膜を、塩素をドーピングした同系の窒化物半導体基板上に形成し、且つ、一度に切断することなく、第1の割り溝と第2の割り溝を形成し、第2の割り溝は第1の割り溝幅よりも狭く構成したことによる。つまり、成長膜も基板も同系の窒化物半導体であることから、同一のへき開特性を有し、基板中に塩素がドーピングされているため分割が容易になったことと、第1の割り溝が第2の割り溝よりも溝幅が広く、かつ、第1と第2の割り溝に分けて切断したことによる。また、第2の割り溝によって割れた割れ線が、最短切断距離で割れるためには、第2の割り溝底部から該第2の割り溝底部下方の第1の割り溝の底部の何処かに到達するしかなく、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができるためである。

【0046】また、溝幅の狭い第2の割り溝を結晶成長側の面に形成したのは、光が前記結晶成長側の面から発せられるため、その発光面積を大きくするためである。

【0047】第1の割り溝幅と第2の割り溝幅が異なる理由は、上述のように、割り溝幅の狭い第2の割り溝から割れた割れ線が、割り溝幅の広い第1の割り溝に到達するとき、前記割れ線が第2の割り溝直下から外れて斜め方向に割れたとしても、第1の割り溝幅が広いために、前記斜めに割れた割れ線が第1の割り溝底部に到達することができる。この様にして、チップ形状の不良率を減らすことができる。

【0048】窒化物半導体基板中に塩素ドーピングした効果について調べたところ、少なくとも $1 \times 10^{14}/\text{cm}^3$ 以上の塩素濃度をドーピングすることによって、全く塩素をドーピングしていない窒化物半導体基板に比べて、容易に基板を分割することができた。また、HVE法にて種基板(例えば、サファイア基板)上に塩素ドーピングを行った厚膜の窒化物半導体膜(例えば、 $300\mu\text{m}$)を形成したところ、同じ種基板上に塩素を全くドーピングしていない同じ厚膜の窒化物半導体膜と比べて、基板と厚膜との熱膨張係数差によって生じる反りの量が小さかった。

【0049】理由については、定かではないが、窒化物半導体基板を構成しているI II族原子とV族原子との間の結合力を塩素によって弱められているのではないかと考えられる。素子チップの総膜厚は、殆どが基板で占められているため、素子分割を容易にする塩素ドーピングは非常に有効である。

【0050】本実施の形態では、第1の割り溝の形成にダイシングを使用したが、ウエットエッチングやドライエッチング等による化学的な方法で溝を形成しても良い。ドライエッチングであれば、例えば、反応性イオンエッチング法、イオンミリング法、集束イオンビーム法、E C Rエッチング法等の手法を用いることができる。ウエットエッチングは、例えば、フッ酸、熱燐酸、熱燐酸と硫酸の混合溶液等がある。これらのエッチング法を利用することにより、溝形成による窒化物半導体表面や溝側面への損傷を抑えることができる。ただし、前記エッチングを行うためには、リソグラフィー技術によるマスク処理を行う必要がある。

【0051】物理的な溝形成方法としては、本実施の形態で紹介したダイシングによるハーフカットの他、スクライバー等を使用しても良い。しかしながら、第1の割り溝は、第2の割り溝幅よりも広くしなければならないため、スクライバーによる第1の割り溝形成は、あまり好ましいとはいえない。

【0052】また、本実施の形態では、第2の割り溝幅の形成にスクライブを使用したが、上記エッチング法、ダイシング等を使用しても構わない。しかしながら、第2の割り溝形成においては、スクライブが最も好ましい。なぜならば、溝幅を狭く、且つ迅速に、溝形成が可能であり、ダイシングやエッチングに比べて、ウエハー切断時に該ウエハーを削り取る面積が少ないので、単一ウエハーから多くのチップを得ることができるのである。

【0053】さらに、本実施の形態では、格子状にスクライブラインを形成したが、図1(c)に示すようにウエハーのエッジ部分にのみ、一対の欠け溝を形成して素子分割しても良い。この場合、ウエハーの総膜厚が150μm以下、もしくは、第1の割り溝底部から第2の割り溝底部までの切断距離が150μm以下であることが好ましい。ただし、前記総膜厚および切断距離は、基板中に塩素ドーピングされている場合の厚みである。

【0054】また、本実施の形態で、GaN基板を研磨して150μm程度まで薄くしたが、本発明者らによる実験によると、塩素ドーピングをしたGaN基板の厚さは200μm以下が好ましく、さらに好ましくは150μm以下が好ましかった。窒化物半導体中に塩素をドーピングすることによって分割が容易になったが、所望の方向に歩留まり良くへき開するためには、基板の厚みを薄くすることが好ましい。なぜならば、GaN基板の厚みは、通常、300μm~600μmであるのに対し

て、該GaN基板上に積層する発光層を含む窒化物半導体膜は数μm程度であり、その殆どがGaN基板の厚みで占められているためである。

【0055】本実施の形態のように、第1の割り溝の溝幅中央位置と、第2の割り溝の溝幅中央位置とが一致した位置で、ウエハーをチップ状に分割することが最も好ましいが、ウエハーの厚み(GaN基板の厚み)が厚すぎると、前記位置からずれて割れてしまう傾向に有る。さらに、第1の割り溝と第2の割り溝とが合致していない位置では、割れにくい傾向にあることから、ウエハー(基板)を研磨して薄くする必要がある。

【0056】GaN基板の厚みの下限値は、特に問わないが、あまりにも薄すぎると、素子化のためのプロセス中にウエハーが割れるため、GaN基板の厚みの下限値は50μm以上が望ましい。

【0057】また、塩素ドーピングされたGaN基板全体を研磨して薄くする他に、部分的に塩素ドーピングされたGaN基板を薄くする方法として、第1の割り溝の底部と第2の割り溝の底部との切断距離を短くしてもよい。このときの、前記切断距離は、塩素ドーピングされたGaN基板の厚みと同様に、200μm以下が好ましく、さらに好ましくは150μm以下、50μm以上である。

【0058】(実施の形態2) 本実施の形態2では、第1の割り溝中に第3の割り溝を形成して、チップ分割する方法について説明する。

【0059】図2は、C面(0001)n型GaN基板200、n型GaNバッファ層201、n型Al_{x1}Ga_{1-x1}Nクラッド層202、活性層203、p型Al_{x2}Ga_{1-x2}Nクラッド層204、p型GaNコンタクト層205、n型電極206、p型電極207、第1の割り溝208、第3の割り溝209から構成されている。GaN基板200は、塩素濃度を5×10¹⁵/cm³ドーピングしている。

【0060】図2の窒化物半導体発光ダイオードの製造方法については実施の形態1と同じである。

【0061】前記窒化物半導体発光ダイオード素子を形成したウエハーのチップ分割について説明する。ここで、結晶成長側とは、基板側に対する反対側を指すものとする。

【0062】まず、上記ウエハーのGaN基板側を研磨機により研磨して、塩素ドーピングされたGaN基板の厚さを250μmにする。このとき、研磨面を鏡面にしても良いし、しなくとも良い。なぜならば、両面から割り溝を確認する必要がないからである。次に、フッ酸もしくは熱燐酸を含む硫酸からなる混合溶液で、前記ウエハーをエッチング処理する。このエッチング処理は、研磨によって生じた表面歪み及び酸化膜を除去し、p型電極、n型電極のコンタクト抵抗の低減と電極剥離を防止するために行う。続いて、p型GaNコンタクト層20

5上に、Pd (7 nm) / Au (80 nm) の順に、透光性p型電極207をウエハー全面に形成した後、微量の酸素を導入しながら、450°CでN₂雰囲気中でアニールを行った。このことにより、p型電極形成によるコンタクト抵抗の低抵抗化が得られた。次に、ウエハーを裏返しにして、GaN基板側に、Ti (15 nm) / Al (150 nm) によるn型電極206を、ウエハー全面に形成する。

【0063】前記ウエハーをダイサーにセットし、ウエハーのGaN基板側に、GaN基板の<1-100>方向に沿って、深さ50 μm、線幅30 μm、ピッチ350 μmと、<11-20>方向（前記<1-100>方向と垂直方向）に沿って、深さ50 μm、線幅30 μm、ピッチ300 μmの、第1の割り溝208を、n型電極206の上から形成した。

【0064】第1の割り溝は、電極剥離のことを考慮すると、n型電極206が被覆されていない部分に形成することが好ましいが、本実施の形態では、第1の割り溝と第3の割り溝を同じ面に形成することから、溝位置合わせのための電極非被覆部を設ける必要が無い。そのため、素子プロセスの簡略化、单一ウエハーからのチップ数の増収、発光面積の拡大化を目的に、n電極、p電極共に、割り溝のための電極非被覆部を設げずに、ウエハー全面に電極形成を行っている。

【0065】次に、ウエハーの結晶成長側の面（p型電極207）に粘着シートを貼付し、スクライバーのテーブル上にGaN基板側を上にして張り付け、真空チャックで固定する。固定後、スクライバーのダイヤモンド針で、第1の割り溝底部のほぼ中央線に沿って、ピッチ350 μm、深さ3 μm、線幅5 μmを<1-100>方向に一回スクライブする。次に、先程のスクライブ方向に対して垂直方向（<11-20>方向）に、ピッチ300 μm、深さ3 μm、線幅5 μmで第1の割り溝底部のほぼ中央線に沿って一回スクライブする。この様にして350 μm × 300 μm角のチップになるようにスクライブラインを入れ、第3の割り溝209を形成する。

【0066】スクライブ後、真空チャックを解放し、ウエハーをテーブルから外し取り、GaN基板側から軽くローラーで押し当てる事により、2インチのウエハーから350 μm × 300 μm角のチップを多数得た。チップの切断面にクラック、チッピング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは92%以上であった。

【0067】本実施の形態で、歩留まり良く所望の形状でチップ分割できたのは、発光層を含む窒化物半導体膜を、塩素をドーピングした同系の窒化物半導体基板上に形成し、且つ、一度に切断することなく、第1の割り溝と第3の割り溝を形成し、第3の割り溝を第1の割り溝中に構成したことによる。つまり、成長膜も基板も同系の窒化物半導体であることから、同一のへき開特性を有

し、基板中に塩素がドーピングされているため分割が容易になったことと、第3の割り溝を第1の割り溝底部のほぼ中央線に沿って形成することにより、第3の割り溝によって割れた割れ線が、第1の割り溝によって局部的に薄くなった部分で選択的に割れるため、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができるためである。

【0068】また、割り溝を基板側に形成したのは、結晶成長側の発光面積を大きくするためである。

【0069】窒化物半導体基板中に塩素ドーピングした効果については、実施の形態1と同じである。

【0070】本実施の形態では、第1の割り溝の形成にダイシングを使用したが、ウェットエッティングやドライエッティング等による化学的な方法で溝を形成しても良い。ドライエッティングであれば、例えば、反応性イオンエッティング法、イオンミリング法、集束イオンビーム法、ECRエッティング法等の手法を用いることができる。ウェットエッティングは、例えば、フッ酸、熱磷酸、熱磷酸と硫酸の混合溶液等がある。ただし、エッティングを行うためには、リソグラフィー技術によるマスク処理を行う必要がある。

【0071】物理的な溝形成方法としては、本実施の形態で紹介したダイシングによるハーフカットの他、スクライブ等を使用しても良い。しかしながら、第1の割り溝は、第3の割り溝幅よりも広くしなければならないため、スクライブによる第1の割り溝形成は、あまり好ましいとはいえない。

【0072】また、本実施の形態では、第3の割り溝幅の形成にスクライブを使用したが、上記エッティング法、ダイシング等を使用しても構わない。しかしながら、第3の割り溝形成においては、スクライブが最も好ましい。さらに、本実施の形態では、格子状にスクライブラインを形成したが、図1(c)に示すようにウエハーのエッジ部分にのみ、一对の欠け溝を形成して素子分割しても良い。この場合、ウエハーの総膜厚が150 μm以下、もしくは、第3の割り溝底部から結晶成長側の表面までの切断距離が、150 μm以下であることが好ましい。ただし、前記総膜厚および切断距離は、基板中に塩素ドーピングされている場合の厚みである。

【0073】本実施の形態のように、第1の割り溝中に第3の割り溝を形成して局部的に薄くなった溝部で、ウエハーをチップ分割するため、第3の割り溝底部から結晶成長側の表面までの切断距離が短いことが好ましい。前記切断距離は、塩素ドーピングを行ったGaN基板の厚みと同様に、200 μm以下が好ましく、さらに好ましくは150 μm以下である。前記切断距離の厚みの下限値は、特に問わないが、あまりにも薄すぎると、素子化のためのプロセス中にウエハーが割れるてしまうため、該切断距離の下限値は50 μm以上が望ましい。

【0074】また、本実施の形態で研磨した塩素をドー

ピングしたGaN基板は、切断し易い該GaN基板の厚み $200\mu\text{m}$ よりも厚くしている。このことにより、割り溝部以外では切断されにくいうようにして、チップ分割時に生じる、クラッキングやチッピングが発生することを防止している。

【0075】(実施の形態3) 本実施の形態3では、第1の割り溝中に第3の割り溝を形成し、さらに前記第3割り溝の反対側に第2の割り溝を形成して、チップ分割する方法について説明する。ここで、結晶成長側とは、基板側に対する反対側を指すものとする。

【0076】図3は、C面(0001)n型GaN基板300、n型GaNバッファ層301、n型Al_xGa_{1-x}Nクラッド層302、活性層303、p型Al_xGa_{1-x}Nクラッド層304、p型GaNコンタクト層305、n型電極306、p型電極307、第1の割り溝308、第3の割り溝309、第2の割り溝310から構成されている。GaN基板300中には塩素濃度 $1\times10^{16}/\text{cm}^3$ をドーピングしている。

【0077】図3の窒化物半導体発光ダイオードの製造方法については実施の形態1と同じである。

【0078】前記窒化物半導体発光ダイオード素子を形成したウエハーのチップ分割について説明する。

【0079】まず、上記ウエハーのGaN基板側を研磨機により研磨して、塩素ドーピングされたGaN基板の厚さを $200\mu\text{m}$ にし、鏡面出しをする。GaN基板面を鏡面出し(透明にする)するのは、以下に述べる割り溝の形成位置を裏面側から容易に確認できるようになるためと、p電極とn電極の形成位置の調整を容易にするためである。

【0080】次に、フッ酸もしくは熱磷酸を含む硫酸からなる混合溶液で、前記ウエハーをエッチング処理する。このエッチング処理は、研磨によって生じた表面歪み及び酸化膜を除去し、p型、n型電極のコンタクト抵抗の低減と電極剥離を防止するために行う。続いて、p型GaNコンタクト層305上に、Pd(3nm)/Ti(3nm)/Au(12nm)の順に、透光性p型電極307をリソグラフィー技術でパターン形成した後、微量の酸素を導入しながら、 500°C でN₂雰囲気中でアニールを行った。このことにより、p型電極形成によるコンタクト抵抗の低抵抗化が得られた。上記p型電極をパターン形成したのは、以下で述べる第2の割り溝を、電極の被覆されていない部分に形成するためである。

【0081】次に、ウエハーを裏返しにして、GaN基板側に、Mo(15nm)/Al(150nm)によるn型電極306を、リソグラフィー技術でパターン形成する。この時、結晶成長側のp型電極パターンの形成位置と真反対側に、n型電極パターンを形成し、且つ、割り溝を形成すべく互いの電極が被覆されていない領域を一致させる。

【0082】前記ウエハーをダイサーにセットし、該ウエハーのGaN基板側に、<1-100>方向に沿って、深さ $20\mu\text{m}$ 、線幅 $20\mu\text{m}$ 、ピッチ $350\mu\text{m}$ と、<11-20>方向(前記方向と垂直方向)に沿って、深さ $20\mu\text{m}$ 、線幅 $20\mu\text{m}$ 、ピッチ $345\mu\text{m}$ の、第1の割り溝308を形成した。第1の割り溝は、n型電極306が被覆されていない部分に形成することが好ましい。何故ならば、電極剥離の原因になるからである。

【0083】次に、スクライバーのダイヤモンド針で、第1の割り溝底部のほぼ中央線に沿って、ピッチ $350\mu\text{m}$ 、深さ $5\mu\text{m}$ 、線幅 $5\mu\text{m}$ を<1-100>方向に一回スクライブする。次に、先程のスクライブ方向に対して垂直方向(<11-20>方向)に、ピッチ $345\mu\text{m}$ 、深さ $5\mu\text{m}$ 、線幅 $5\mu\text{m}$ で第1の割り溝底部のほぼ中央線に沿って一回スクライブする。この様にして $350\mu\text{m}\times345\mu\text{m}$ 角のチップになるようにスクライブラインを入れ、第3の割り溝309を形成する。

【0084】続いて、ウエハーのGaN基板側に粘着シートを貼付し、スクライバーのテーブル上にGaN基板側を下にして張り付け、真空チャックで固定する。固定後、スクライバーのダイヤモンド針で、結晶成長側の面(p型GaNコンタクト層305表面)上に、ピッチ $350\mu\text{m}$ 、深さ $0.1\mu\text{m}$ 、線幅 $5\mu\text{m}$ を<1-100>方向に一回スクライブする。次に、先程のスクライブ方向に対して垂直方向(<11-20>方向)に、一回スクライブする。この様にして $350\mu\text{m}\times345\mu\text{m}$ 角のチップになるようにスクライブラインを入れ、第2の割り溝310を形成する。ただし、第2の割り溝310の形成位置は、前記第3の割り溝309とほぼ一致した位置とする。また、第2の割り溝310も第1の割り溝308と同様に電極が被覆されていない位置に形成することが好ましい。

【0085】スクライブ後、真空チャックを解放し、ウエハーをテーブルから外し取り、GaN基板側から軽くローラーで押し当てる事により、2インチのウエハーから $350\mu\text{m}\times345\mu\text{m}$ 角のチップを多数得た。チップの切断面にクラック、チッピング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは98%以上であった。

【0086】本実施の形態で、歩留まり良く所望の形状でチップ分割できたのは、発光層を含む窒化物半導体膜を、塩素をドーピングした同系の窒化物半導体基板上に形成し、且つ、一度に切断することなく、第3の割り溝を第1の割り溝中に作製し、加えて、第3の割り溝形成位置と反対側の位置に第2の割り溝を構成したことによる。このことにより、実施の形態1と実施の形態2の特徴を有し、所望のチップ形状に切断することができたためである。窒化物半導体基板中に塩素ドーピングした効果については、実施の形態1と同じである。

【0087】本実施の形態では、第1の割り溝の形成にダイシングを使用したが、ウエットエッチングやドライエッティング等による化学的な方法で溝を形成しても良い。ドライエッティングであれば、例えば、反応性イオンエッティング法、イオンミリング法、集束イオンビーム法、E C Rエッティング法等の手法を用いることができる。ウエットエッティングは、例えば、フッ酸、熱磷酸、熱磷酸と硫酸の混合溶液等がある。ただし、エッティングを行うためには、リソグラフィー技術によるマスク処理を行う必要がある。

【0088】物理的な溝形成方法としては、本実施の形態で紹介したダイシングによるハーフカットの他、スクライブ等を使用しても良い。しかしながら、第1の割り溝は、第2と第3の割り溝幅よりも広くしなければならないため、スクライブによる第1の割り溝形成は、あまり好ましいとはいえない。

【0089】また、本実施の形態では、第2と第3の割り溝幅の形成にスクライバーを使用したが、上記エッティング法、ダイシング等を使用しても構わない。しかしながら、第1と第3の割り溝形成においては、スクライブが最も好ましい。

【0090】さらに、本実施の形態では、格子状にスクライブラインを形成したが、図1(c)に示すようにウエハーのエッジ部分にのみ、一対の欠け溝を形成して素子分割しても良い。この場合、ウエハーの総膜厚が $150\mu\text{m}$ 以下、もしくは、第2の割り溝底部から第3の割り溝底部までの切断距離が $150\mu\text{m}$ 以下であることが好ましい。ただし、前記総膜厚および切断距離は、基板中に塩素ドーピングされている場合の厚みである。

【0091】また、本実施の形態で、塩素ドーピングしたGaN基板を研磨して $200\mu\text{m}$ 程度まで薄くしたが、実施の形態1で述べたように、チップ分割を容易にするためにはGaN基板の厚さは $200\mu\text{m}$ 以下が好ましく、さらに好ましくは $150\mu\text{m}$ 以下、 $50\mu\text{m}$ 以上が好ましかった。また、塩素ドーピングを行ったGaN基板全体を研磨して薄くする他に、部分的に該GaN基板を薄くする方法として、実施の形態2のように、第2の割り溝の底部と第3の割り溝の底部との切断距離を短くしてもよい。このときの、前記切断距離は、塩素ドーピングを行ったGaN基板の厚みと同様に、 $200\mu\text{m}$ 以下が好ましく、さらに好ましくは $150\mu\text{m}$ 以下、 $50\mu\text{m}$ 以上である。

(実施の形態4) 本実施の形態4は、実施の形態1の、第2の割り溝深さが、窒化物半導体発光層の位置より深く形成した場合のチップ分割について説明する。ここで、結晶成長側とは、基板側に対する反対側を指すものとする。

【0092】図4は、C面(0001) n型GaN基板400、n型GaNバッファ層401、n型Al_{x1}Ga_{1-x1}Nクラッド層402、活性層403、p型Al_{x2}Ga_{1-x2}Nクラッド層404、p型GaNコンタクト層405、n型電極406、p型電極407、第1の割り溝408、第2の割り溝409から構成されている。前記GaN基板400は、塩素濃度 $2 \times 10^{17}/\text{cm}^3$ をドーピングしている。

a_{1-x2}Nクラッド層404、p型GaNコンタクト層405、n型電極406、p型電極407、第1の割り溝408、第2の割り溝409から構成されている。前記GaN基板400は、塩素濃度 $2 \times 10^{17}/\text{cm}^3$ をドーピングしている。

【0093】図4の窒化物半導体発光ダイオードの製造方法は、実施の形態1と同じである。

【0094】以下に、上記窒化物半導体発光ダイオード素子を形成したウエハーのチップ分割について説明する。

【0095】まず、上記ウエハーのGaN基板側を研磨機により研磨して、塩素ドーピングされたGaN基板の厚さを $100\mu\text{m}$ にし、鏡面出しをする。次に、フッ酸もしくは熱磷酸を含む硫酸からなる混合溶液で、前記ウエハーをエッティング処理する。このエッティング処理は、研磨によって生じた表面歪み及び酸化膜を除去し、p型、n型電極のコンタクト抵抗の低減と電極剥離を防止するために行う。

【0096】次に、前記ウエハーをリソグラフィー法でマスク処理をし、結晶成長側の面(p型GaNコンタクト層)を上にして、反応性イオンエッティング装置にセットする。ドライエッティングによって、前記成長面上に、<1-100>方向に沿って、深さ $0.5\mu\text{m}$ 、線幅 $10\mu\text{m}$ 、ピッチ $350\mu\text{m}$ と、<11-20>方向に沿って、深さ $0.5\mu\text{m}$ 、線幅 $10\mu\text{m}$ 、ピッチ $250\mu\text{m}$ の、第2の割り溝409を形成した。その後、マスクを取り除き、p型GaNコンタクト層405上に、Pd(4nm) / Au(10nm)の順で、透光性p型電極407を形成する。このとき、リソグラフィー技術を用いてp電極部分をパターン形成した。

【0097】次に、前記p電極形成を行ったウエハーを、微量の酸素を導入しながら、 550°C でN₂雰囲気中でアニールを行った。このことにより、p型電極形成によるコンタクト抵抗の低抵抗化が得られた。

【0098】次に、結晶成長側の面(p型電極形成面)に粘着シートを貼付し、ダイサーのテーブル上にGaN基板側を上にして張り付け、真空チャックで固定する。固定後、ダイサーで、GaN基板側の面上に、ピッチ $350\mu\text{m}$ 、深さ $20\mu\text{m}$ 、線幅 $50\mu\text{m}$ と、ピッチ $250\mu\text{m}$ 、深さ $20\mu\text{m}$ 、線幅 $50\mu\text{m}$ の、第1の割り溝408を、それぞれ<1-100>方向と<11-20>方向に形成した。この様にして $350\mu\text{m} \times 250\mu\text{m}$ 角のチップになるようにダイシングラインを入れ、第1の割り溝408を形成する。ただし、第1の割り溝408の形成位置は、第1割り溝の線幅ほぼ中央に前記第2の割り溝409が一致するようにする。

【0099】ダイシング後、真空チャックを解放し、ウエハーをテーブルから外し取り、ウエハーのGaN基板側全面に、膜厚 15nm のタンゲステン(W)/膜厚 150nm のアルミ(A1)によるn型電極406を形成

する。その後、GaN基板側から軽くローラーで押し当てる事により、2インチのウエハーから $350\mu\text{m} \times 250\mu\text{m}$ 角のチップを多数得た。チップの切断面にクラック、チッピング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは98%以上であった。

【0100】本実施の形態で、歩留まり良く所望の形状でチップ分割できたのは、発光層を含む窒化物半導体膜を、塩素をドーピングした同系の窒化物半導体基板上に形成し、且つ、一度に切断することなく、第2の割り溝底部を窒化物半導体発光層位置よりも深く形成し、第2の割り溝は第1の割り溝よりも狭く構成したことによる。

【0101】つまり、成長膜も基板も同系の窒化物半導体であることから、同一のへき開特性を有し、基板中に塩素がドーピングされているため分割が容易になったことと、第2の割り溝底部が窒化物半導体発光層位置よりも深く、第1の割り溝が第2の割り溝よりも溝幅が広いことにより、第2の割り溝によって割れた割れ線が、最短切断距離で割れるためには、第2の割り溝底部から該第2の割り溝底部下方の第1の割り溝の底部の何処かに到達するしかなく、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができるためである。

【0102】また、第2の割り溝底部が、窒化物半導体発光層位置よりも深いため、チップ分割の際に、チッピング、クラッキングが発生したとしても、前記発光層を損傷する事がない、素子不良の発生率を低減することができる。溝幅の狭い第2の割り溝を結晶成長側の面に形成したのは、発光面積を大きくするためである。また、第1の割り溝幅と第2の割り溝幅が異なる理由は、実施の形態1と同様である。

【0103】しかしながら、第2の割り溝をエッチング法にて形成したため、プロセス工程が複雑になり、スクライプに比べて溝幅が大きく、单一ウエハー当たりのチップ摂取率が減少した。

【0104】窒化物半導体基板中に塩素ドーピングした効果については、実施の形態1と同じである。

【0105】本実施の形態では、第1の割り溝の形成にダイシングを使用したが、ウエットエッチングやドライエッチング等による化学的な方法で溝を形成しても良い。ドライエッチングであれば、例えば、反応性イオンエッチング法、イオンミリング法、集束イオンビーム法、ECRエッチング法等の手法を用いることができる。ウエットエッチングは、例えば、フッ酸、熱磷酸、熱磷酸と硫酸の混合溶液等がある。

【0106】物理的な溝形成方法としては、本実施の形態で紹介したダイシングによるハーフカットの他、スクライプ等を使用しても良い。しかしながら、第1の割り溝は、第2の割り溝よりも広くしなければならぬため、スクライプによる第1の割り溝形成は、あまり好ま

しいとはいえない。

【0107】また、本実施の形態では、第2の割り溝幅の形成にドライエッチングを使用したが、ウエットエッチング法、ダイシング、スクライプ等を使用しても構わない。しかしながら、本実施の形態の、第2の割り溝は、ドライエッチング法またはウエットエッチング法が最も好ましい。なぜならば、これらのエッチング法を利用することにより、溝形成による、窒化物半導体発光層への損傷を抑えることができるためである。ただし、前記エッチングを行うためには、リソグラフィー技術によるマスク処理を行う必要がある。

【0108】また、本実施の形態で、塩素ドーピングしたGaN基板を研磨して $100\mu\text{m}$ 程度まで薄くしたが、実施の形態1で述べたように、チップ分割を容易にするためにはGaN基板の厚さは $200\mu\text{m}$ 以下が好ましく、さらに好ましくは $150\mu\text{m}$ 以下、 $50\mu\text{m}$ 以上が好ましかった。

【0109】また、塩素ドーピングを行ったGaN基板全体を研磨して薄くする他に、部分的に該GaN基板を薄くする方法として、第1の割り溝の底部と第2の割り溝の底部との切断距離を短くしてもよい。このときの、前記切断距離は、塩素ドーピングを行ったGaN基板の厚みと同様に、 $200\mu\text{m}$ 以下が好ましく、さらに好ましくは $150\mu\text{m}$ 以下、 $50\mu\text{m}$ 以上である。本実施の形態の割り溝に加えて、第3の割り溝として、第1の割り溝中あるいは第2の割り溝中、もしくは、第1と第2の割り溝両方に、スクライブラインを形成してチップ分割しても良い。また、図1(c)に示すように、第1の割り溝もしくは第2の割り溝のエッジ部分に、一对の欠け溝を形成して素子分割しても良い。この場合、ウエハーの総膜厚が $150\mu\text{m}$ 以下、もしくは、第1の割り溝底部から第2の割り溝底部までの切断距離が $150\mu\text{m}$ 以下であることが好ましい。ただし、前記総膜厚および切断距離は、基板中に塩素ドーピングされている場合の厚みである。

【0110】(実施の形態5) 本実施の形態5は、実施の形態4の、第2の割り溝深さが、窒化物半導体膜と窒化物半導体基板との界面位置より深く形成した場合のチップ分割について説明する。ここで、結晶成長側とは、基板側に対する反対側を指すものとする。

【0111】図5は、C面(0001)n型GaN基板500、n型GaNバッファ層501、n型Al_{x1}Ga_{1-x1}Nクラッド層502、活性層503、p型Al_{x2}Ga_{1-x2}Nクラッド層504、p型GaNコンタクト層505、n型電極506、p型電極507、第1の割り溝508、第2の割り溝509から構成されている。前記GaN基板500は、塩素濃度 $1 \times 10^{18}/\text{cm}^3$ をドーピングしている。

【0112】図5の窒化物半導体発光ダイオードの製造方法は、実施の形態1と同じである。

【0113】以下に、上記窒化物半導体発光ダイオード素子を形成したウエハーのチップ分割について説明する。

【0114】まず、上記ウエハーのGaN基板側を研磨機により研磨して、塩素ドーピングされたGaN基板の厚さを300μmにする。このとき、研磨面を鏡面にしても良いし、鏡面にしなくとも良い。次に、フッ酸もしくは熱磷酸を含む硫酸からなる混合溶液で、前記ウエハーをエッチング処理する。このエッチング処理は、研磨によって生じた表面歪み及び酸化膜を除去し、p型、n型電極のコンタクト抵抗の低減と電極剥離を防止するために行う。続いて、ウエハーを裏返しにして、GaN基板側に、Ti(15nm)/Mo(150nm)によるn型電極506を、ウエハー全面に形成する。次に、ダイサーのテーブル上にGaN基板側を上にして張り付け、真空チャックで固定する。固定後、ダイサーで、GaN基板側の面(n電極形成面)上に、ピッチ350μm、深さ100μm、線幅80μmと、ピッチ150μm、深さ100μm、線幅80μmの、第1の割り溝508を、それぞれ<1-100>方向と<11-20>方向に沿って形成した。この様にして350μm×150μm角のチップになるようにダイシングラインを入れ、第1の割り溝508を形成する。ダイシング後、真空チャックを解放し、ウエハーをテーブルから取り外し、前記ウエハーをリソグラフィー法でマスク処理を施す。

【0115】次に、結晶成長側の面を上にして(p型GaNコンタクト層側の面)、反応性イオンエッチング装置にセットする。ドライエッチングによって、前記結晶成長面上に、深さ4μm、線幅20μm、ピッチ350μmと、深さ4μm、線幅20μm、ピッチ150μmの、第2の割り溝509を、それぞれ<1-100>方向と<11-20>方向に沿って形成した。ただし、第2の割り溝509の形成位置は、第1割り溝508の線幅のほぼ中央線上に前記第2の割り溝509が一致するようとする。

【0116】その後、マスクを取り除き、p型GaNコンタクト層505上に、Pd(2nm)/Ni(2nm)/Au(10nm)の順に、リソグラフィー技術を用いて透光性p型電極507をパターン形成する。次に、前記p型電極形成を行ったウエハーを、微量の酸素を導入しながら、600°CでN₂雰囲気中でアニールを行った。このことにより、p型電極形成によるコンタクト抵抗の低抵抗化が得られた。

【0117】次に、ウエハーを裏返しにして、GaN基板側に粘着シートを貼付し、結晶成長側の面から軽くローラーで押し当てる事により、2インチのウエハーから350μm×150μm角のチップを多数得た。チップの切断面にクラック、チッピング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは98%

%以上であった。しかしながら、第2の割り溝をエッチング法にて形成したため、プロセス工程が複雑になり、スクライプに比べて溝幅が大きく、单一ウエハー当たりのチップ摂取率が減少した。

【0118】本実施の形態で、歩留まり良く所望の形状でチップ分割できたのは、発光層を含む窒化物半導体膜を、塩素をドーピングした同系の窒化物半導体基板上に形成し、且つ、一度に切断することなく、第1と第2の割り溝を形成し、前記第2の割り溝底部を窒化物半導体膜と前記基板との界面よりも深く形成し、第2の割り溝は第1の割り溝幅よりも狭く構成したことによる。つまり、成長膜も基板も同系の窒化物半導体であることから、同一のへき開特性を有し、基板中に塩素がドーピングされているため分割が容易になったことと、第2の割り溝底部が窒化物半導体膜と基板との界面よりも深く、第1の割り溝が第2の割り溝よりも溝幅が広いことにより、第2の割り溝によって割れた割れ線が、最短切断距離で割れるためには、第2の割り溝底部から該第2の割り溝底部下方の第1の割り溝の底部の何処かに到達するしかなく、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができるためである。溝幅の狭い第2の割り溝を結晶成長側の面に形成したのは、発光面積を大きくするためである。また、第1の割り溝幅と第2の割り溝幅が異なる理由は、実施の形態1と同様である。

【0119】さらに、第2の割り溝底部が、窒化物半導体膜と基板との界面よりも深いため、チップ分割の際に、チッピング、クラッキングが発生したとしても、前記発光層を損傷する事がなく、素子不良の発生率を低減することができる。また、第2の割り溝底部が塩素をドーピングした窒化物半導体基板中まで達していることから、チップ分割は、塩素をドーピングした窒化物半導体基板そのものの分割であり、塩素を全くドーピングしていない窒化物半導体基板に比べて容易にチップ分割することができる。窒化物半導体基板中に塩素ドーピングした効果については、実施の形態1と同じである。

【0120】本実施の形態では、第1の割り溝の形成にダイシングを使用したが、ウェットエッチングやドライエッチング等による化学的な方法で溝を形成しても良い。ドライエッチングであれば、例えば、反応性イオンエッチング法、イオンミリング法、集束イオンビーム法、ECRエッチング法等の手法を用いることができる。ウェットエッチングは、例えば、フッ酸、熱磷酸、熱磷酸と硫酸の混合溶液等がある。物理的な溝形成方法としては、本実施の形態で紹介したダイシングによるハーフカットの他、スクライプ等を使用しても良い。しかしながら、第1の割り溝は、第2の割り溝幅よりも広くしなければならないため、スクライプによる第1の割り溝形成は、あまり好ましいとはいえない。

【0121】また、本実施の形態では、第2の割り溝幅

の形成にドライエッティングを使用したが、ウエットエッティング法、ダイシング、スクライブ等を使用しても構わない。しかしながら、本実施の形態の、第2の割り溝は、ドライエッティング法またはウエットエッティング法が最も好ましい。なぜならば、これらのエッティング法を利用することにより、溝形成による、窒化物半導体発光層への損傷を抑えることができるためである。ただし、前記エッティングを行うためには、リソグラフィー技術によるマスク処理を行う必要がある。

【0122】本実施の形態では、第1の割り溝と第2の割り溝を形成して局部的に薄くなった溝部で、ウエハーをチップ分割するため、第1の割り溝底部から第2の割り溝底部までの切断距離が短いことが好ましい。前記切断距離は、塩素ドーピングを行ったGaN基板の厚みと同様に、200μm以下が好ましく、さらに好ましくは150μm以下である。前記切断距離の厚みの下限値は、特に問わないが、あまりにも薄すぎると、素子化のためのプロセス中にウエハーが割れるてしまうため、該切断距離の下限値は50μm以上が望ましい。

【0123】また、本実施の形態で研磨した塩素をドーピングしたGaN基板は、切断し易い該GaN基板の厚み200μmよりも厚くしている。このことにより、割り溝部以外では切断されにくいようにして、チップ分割時に生じる、クラッキングやチッピングが発生することを防止している。

【0124】本実施の形態の割り溝に加えて、第3の割り溝として、第1の割り溝中あるいは第2の割り溝中、もしくは、第1と第2の割り溝両方に、スクライブラインを形成してチップ分割しても良い。また、図1(c)に示すように、第1の割り溝もしくは第2の割り溝のエッジ部分に、一対の欠け溝を形成して素子分割しても良い。この場合、ウエハーの総膜厚が150μm以下、もしくは、第1の割り溝底部から第2の割り溝底部までの切断距離が150μm以下であることが好ましい。ただし、前記総膜厚および切断距離は、基板中に塩素ドーピングされている場合の厚みである。

【0125】(実施の形態6) 本実施の形態6は、実施の形態1の塩素ドーピングした窒化物半導体基板(研磨後の厚み150μm)を、塩素ドーピングを行っていない窒化物半導体基板(研磨後の厚み100μm)に変更した以外は、実施の形態1と同じである。

【0126】本実施の形態のチップ分割について説明する。ここで、結晶成長側とは、基板側に対する反対側を指すものとする。ウエハーのGaN基板側を研磨機により研磨して、塩素ドーピングされていないGaN基板の厚さを100μmにする。

【0127】前記ウエハーをダイサーにより、GaN基板側に、深さ30μm、線幅20μm、ピッチ350μmの第1の割り溝108を、結晶成長側の面にスクライバーにより、ピッチ350μm、深さ0.1μm、線幅

5μmの第2の割り溝109を図1(b)に示す格子形状で形成した。ただし、第2の割り溝109の形成位置は、前記第1の割り溝108の線幅のほぼ中央線と一致した位置とし、ダイシングの方向およびスクライブの方向は、窒化物半導体に対して<11-20>または<1-100>方向である。

【0128】スクライブ後、真空チャックを解放し、ウエハーをテーブルから外し取り、結晶成長側から軽くローラーで押し当てる事により、2インチのウエハーから350μm角のチップを多数得た。チップの切断面にクラック、チッピング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは92%以上であった。

【0129】本実施の形態で、歩留まり90%以上の、所望の形状でチップ分割できたのは、発光層を含む窒化物半導体膜を、同系の窒化物半導体基板上に形成し、且つ、一度に切断することなく、第1の割り溝と第2の割り溝を形成し、第2の割り溝は第1の割り溝幅よりも狭く構成したことによる。つまり、成長膜も基板も同系の窒化物半導体であることから、同一のへき開特性を有することと、第1の割り溝が第2の割り溝よりも溝幅が広く、かつ、第1と第2の割り溝に分けて切断することにより、第2の割り溝によって割れた割れ線が、最短切断距離で割れるためには、第2の割り溝底部から該第2の割り溝底部下方の第1の割り溝の底部の何処かに到達するしかなく、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができるためである。溝幅の狭い第2の割り溝を結晶成長側の面に形成したのは、発光面積を大きくするためである。また、第1の割り溝幅と第2の割り溝幅が異なる理由は、実施の形態1と同様である。

【0130】実施の形態1と比べると、チップの歩留まりが低下しているのは、窒化物半導体基板中に塩素ドーピングしていないためだと考えられる。しかしながら、少なくとも2つ以上の割り溝を形成せずに、一度にチップ分割する従来に比べて、歩留まりは約10%以上向上している。

【0131】本実施の形態では、第1の割り溝の形成にダイシングを使用したが、ウエットエッティングやドライエッティング等による化学的な方法で溝を形成しても良い。ドライエッティングであれば、例えば、反応性イオンエッティング法、イオンミリング法、集束イオンビーム法、ECRエッティング法等の手法を用いることができる。ウエットエッティングは、例えば、フッ酸、熱焼酸、熱焼酸と硫酸の混合溶液等がある。ただし、前記エッティングを行うためには、リソグラフィー技術によるマスク処理を行う必要がある。

【0132】物理的な溝形成方法としては、本実施の形態で紹介したダイシングによるハーフカットの他、スクライブ等を使用しても良い。しかしながら、第1の割り

溝は、第2の割り溝幅よりも広くしなければならないため、スクライブによる第1の割り溝形成は、あまり好ましいとはいえない。また、本実施の形態では、第2の割り溝幅の形成にスクライブを使用したが、上記エッチング法、ダイシング等を使用しても構わない。

【0133】本実施の形態では、格子状にスクライブラインを形成したが、図1(c)に示すようにウエハーのエッジ部分にのみ、一対の欠け溝を形成して素子分割しても良い。この場合、ウエハーの総膜厚が $100\mu m$ 以下、もしくは、第1の割り溝底部から第2の割り溝底部までの切断距離が $100\mu m$ 以下であることが好ましい。ただし、前記総膜厚は、窒化物半導体基板中に塩素ドーピングされていないときの値である。

【0134】塩素をドーピングしていない窒化物半導体基板は、塩素をドーピングした窒化物半導体基板に比べて、チップ分割が難しく、基板の厚みを薄くすることが好ましい。本発明者らによる実験によると、塩素ドーピングをしていない窒化物半導体基板の厚さは $150\mu m$ 以下が好ましく、さらに好ましくは $100\mu m$ 以下が好ましかった。塩素ドーピングをしていない窒化物半導体基板の厚みの下限値は、特に問わないが、あまりにも薄すぎると、素子化のためのプロセス中にウエハーが割れるため、窒化物半導体基板の厚みの下限値は $50\mu m$ 以上が望ましい。また、塩素ドーピングされていないGaN基板全体を研磨して薄くする他に、塩素ドーピングされていないGaN基板を部分的に薄くする方法として、第1の割り溝の底部と第2の割り溝の底部との切断距離を短くしてもよい。このときの、前記切断距離は、塩素ドーピングされていないGaN基板の厚みと同様に、 $150\mu m$ 以下が好ましく、さらに好ましくは $100\mu m$ 以下、 $50\mu m$ 以上である。

【0135】(実施の形態7) 本実施の形態7は、実施の形態2の塩素ドーピングした窒化物半導体基板(研磨後の厚み $250\mu m$)を、塩素ドーピングを行っていない窒化物半導体基板(研磨後の厚み $200\mu m$)に変更した以外は、実施の形態2と同じである。

【0136】本実施の形態のチップ分割について説明する。ここで、結晶成長側とは、基板側に対する反対側を指すものとする。

【0137】ウエハーのGaN基板側を研磨機により研磨して、塩素ドーピングされていないGaN基板の厚さを $200\mu m$ にする。前記ウエハーをダイサーにより、GaN基板側に、 $<1-100>$ 方向に沿って、深さ $50\mu m$ 、線幅 $30\mu m$ 、ピッチ $350\mu m$ と、 $<11-20>$ 方向に沿って、深さ $50\mu m$ 、線幅 $30\mu m$ 、ピッチ $100\mu m$ の、第1の割り溝208を形成する。続いて、前記第2の割り溝底部のほぼ中央線に沿って、スクライバーにより、 $<1-100>$ 方向に沿って、ピッチ $350\mu m$ 、深さ $3\mu m$ 、線幅 $5\mu m$ と、 $<11-20>$ 方向に沿って、ピッチ $100\mu m$ 、深さ $3\mu m$ 、線

幅 $5\mu m$ の、第3の割り溝209を形成した。ただし、第3の割り溝209の形成位置は、前記第1の割り溝208の底部上に、前記第1の割り溝線幅のほぼ中央線と一致した位置とする。

【0138】スクライブ後、真空チャックを解放し、ウエハーをテーブルから外し取り、GaN基板側から軽くローラーで押し当てる事により、2インチのウエハーから $350\mu m \times 100\mu m$ 角のチップを多数得た。チップの切断面にクラック、チッピング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは89%以上であった。

【0139】本実施の形態で、歩留まり85%以上の、所望の形状でチップ分割できたのは、発光層を含む窒化物半導体膜を、同系の窒化物半導体基板上に形成し、且つ、一度に切断することなく、第1の割り溝と第3の割り溝を形成し、第3の割り溝を第1の割り溝中に構成したことによる。つまり、成長膜も基板も同系の窒化物半導体であることから、同一のへき開特性を有することと、第3の割り溝を第1の割り溝底部のほぼ中央線に沿って形成したことにより、第3の割り溝によって割れた割れ線が、第1の割り溝によって局部的に薄くなった部分で選択的に割れるため、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができるためである。割り溝を基板側の面に形成したのは、結晶成長側の発光面積を大きくするためである。また、第1の割り溝幅と第2の割り溝幅が異なる理由は、実施の形態1と同様である。

【0140】実施の形態2と比べると、チップの歩留まりが低下しているのは、窒化物半導体基板中に塩素ドーピングしていないためだと考えられる。しかしながら、少なくとも2つ以上の割り溝を形成せずに、一度にチップ分割する従来に比べて、歩留まりは約10%以上向上している。窒化物半導体基板中に塩素ドーピングした効果については、実施の形態1と同じである。

【0141】本実施の形態では、第1の割り溝の形成にダイシングを使用したが、ウエットエッチングやドライエッチング等による化学的な方法で溝を形成しても良い。ドライエッチングであれば、例えば、反応性イオンエッチング法、イオンミリング法、集束イオンビーム法、ECRエッチング法等の手法を用いることができる。ウエットエッチングは、例えば、フッ酸、熱磷酸、熱磷酸と硫酸の混合溶液等がある。ただし、エッチングを行うためには、リソグラフィー技術によるマスク処理を行う必要がある。

【0142】物理的な溝形成方法としては、本実施の形態で紹介したダイシングによるハーフカットの他、スクライブ等を使用しても良い。しかしながら、第1の割り溝は、第2の割り溝幅よりも広くしなければならないため、スクライブによる第1の割り溝形成は、あまり好ましいとはいえない。また、本実施の形態では、第3の割

り溝幅の形成にスクライブを使用したが、上記エッティング法、ダイシング等を使用しても構わない。しかしながら、第3の割り溝形成においては、スクライブが最も好ましい。

【0143】本実施の形態では、格子状にスクライブラインを形成したが、図1(c)に示すようにウエハーのエッジ部分にのみ、一对の欠け溝を形成して素子分割しても良い。この場合、ウエハーの総膜厚が $100\mu\text{m}$ 以下、もしくは、第3の割り溝底部から結晶成長側の表面までの切断距離が、 $100\mu\text{m}$ 以下であることが好ましい。ただし、前記総膜厚および切断距離は、基板中に塩素ドーピングされていない場合の厚みである。

【0144】塩素をドーピングしていない窒化物半導体基板は、塩素をドーピングした窒化物半導体基板に比べて、チップ分割が難しく、基板の厚みを薄くすることが好ましい。本発明者らによる実験によると、塩素ドーピングをしていない窒化物半導体基板の厚さは $150\mu\text{m}$ 以下が好ましく、さらに好ましくは $100\mu\text{m}$ 以下、 $50\mu\text{m}$ 以上である。

【0145】本実施の形態のように、第1の割り溝中に第3の割り溝を形成して局部的に薄くなった溝部で、ウエハーをチップ分割するため、第3の割り溝底部から結晶成長側の表面までの切断距離が短いことが好ましい。前記切断距離は、塩素ドーピングを行っていない窒化物半導体基板の厚みと同様に、 $150\mu\text{m}$ 以下が好ましく、さらに好ましくは $100\mu\text{m}$ 以下である。前記切断距離の厚みの下限値は、特に問わないが、あまりにも薄すぎると、素子化のためのプロセス中にウエハーが割れてしまうため、該切断距離の下限値は $50\mu\text{m}$ 以上が望ましい。

【0146】また、本実施の形態で研磨した塩素をドーピングしていないGaN基板は、切断し易い窒化物半導体基板の厚み $150\mu\text{m}$ よりも厚くしている。このことにより、割り溝部以外では切断されにくいようにして、チップ分割時に生じる、クラッキングやチッピングが発生することを防止している。

【0147】(実施の形態8) 本実施の形態8は、実施の形態3の塩素ドーピングした窒化物半導体基板(研磨後の厚み $200\mu\text{m}$)を、塩素ドーピングを行っていない窒化物半導体基板(研磨後の厚み $150\mu\text{m}$)に変更した以外は、実施の形態3と同じである。

【0148】本実施の形態のチップ分割について説明する。ここで、結晶成長側とは、基板側に対する反対側を指すものとする。ウエハーのGaN基板側を研磨機により研磨して、塩素ドーピングされていないGaN基板の厚さを $150\mu\text{m}$ にする。前記ウエハーをダイサーにより、GaN基板側に、 $<1-100>$ 方向に沿って、深さ $20\mu\text{m}$ 、線幅 $20\mu\text{m}$ 、ピッチ $400\mu\text{m}$ と、 $<1-20>$ 方向に沿って、深さ $20\mu\text{m}$ 、線幅 $20\mu\text{m}$ 、ピッチ $100\mu\text{m}$ の、第1の割り溝308を形成し

た。続いて、前記第1の割り溝底部上のほぼ中央線に沿って、スクライバーにより、 $<1-100>$ 方向に、ピッチ $400\mu\text{m}$ 、深さ $5\mu\text{m}$ 、線幅 $5\mu\text{m}$ と、 $<11-20>$ 方向に、ピッチ $100\mu\text{m}$ 、深さ $5\mu\text{m}$ 、線幅 $5\mu\text{m}$ の、第3の割り溝309を形成した。さらに、結晶成長側の面に、 $<1-100>$ 方向に沿って、ピッチ $400\mu\text{m}$ 、深さ $0.1\mu\text{m}$ 、線幅 $5\mu\text{m}$ と、 $<11-20>$ 方向に沿って、ピッチ $100\mu\text{m}$ 、深さ $0.1\mu\text{m}$ 、線幅 $5\mu\text{m}$ の、第2の割り溝310を形成した。ただし、第3の割り溝309の形成位置は、前記第1の割り溝308の底部上に前記第1の割り溝線幅のほぼ中央線と一致した位置に形成し、第2の割り溝310の形成位置は、前記第3の割り溝309とほぼ一致した位置に形成する。

【0149】スクライブ後、真空チャックを解放し、ウエハーをテーブルから外し取り、GaN基板側から軽くローラーで押し当てる事により、2インチのウエハーから $400\mu\text{m} \times 100\mu\text{m}$ 角のチップを多数得た。チップの切断面にクラック、チッピング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは92%以上であった。

【0150】本実施の形態で、歩留まり90%以上の、所望の形状でチップ分割できたのは、発光層を含む窒化物半導体膜を、同系の窒化物半導体基板上に形成し、且つ、一度に切断することなく、第3の割り溝を第1の割り溝中に作製し、加えて、第3の割り溝形成位置と反対側の位置に第2の割り溝を構成したことによる。このことにより、実施の形態6と実施の形態7の特徴を有し、所望のチップ形状に切断ができるためである。実施の形態3と比べると、チップの歩留まりが低下しているのは、窒化物半導体基板中に塩素ドーピングしていないためだと考えられる。しかしながら、少なくとも2つ以上の割り溝を形成せずに、一度にチップ分割する従来に比べて、歩留まりは約10%以上向上している。

【0151】本実施の形態では、第1の割り溝の形成にダイシングを使用したが、ウエットエッティングやドライエッティング等による化学的な方法で溝を形成しても良い。ドライエッティングであれば、例えば、反応性イオンエッティング法、イオンミリング法、集束イオンビーム法、ECRエッティング法等の手法を用いることができる。ウエットエッティングは、例えば、フッ酸、熱磷酸、熱磷酸と硫酸の混合溶液等がある。ただし、エッティングを行うためには、リソグラフィー技術によるマスク処理を行う必要がある。

【0152】物理的な溝形成方法としては、本実施の形態で紹介したダイシングによるハーフカットの他、スクライブ等を使用しても良い。しかしながら、第1の割り溝は、第2と第3の割り溝幅よりも広くしなければならないため、スクライブによる第1の割り溝形成は、あまり好ましいとはいえない。

【0153】また、本実施の形態では、第2と第3の割り溝幅の形成にスクライプを使用したが、上記エッチング法、ダイシング等を使用しても構わない。しかしながら、第2と第3の割り溝形成においては、スクライプが最も好ましい。

【0154】本実施の形態では、格子状にスクライブラインを形成したが、図1(c)に示すようにウエハーのエッジ部分にのみ、一对の欠け溝を形成して素子分割しても良い。この場合、ウエハーの総膜厚が $100\mu m$ 以下、もしくは、第2の割り溝底部から第3の割り溝底部までの切断距離が、 $100\mu m$ 以下であることが好ましい。ただし、前記総膜厚および切断距離は、基板中に塩素ドーピングされていない場合の厚みである。

【0155】塩素をドーピングしていない窒化物半導体基板は、塩素をドーピングした窒化物半導体基板に比べて、チップ分割が難しく、基板の厚みを薄くすることが好ましい。実施の形態6で述べたように、チップ分割を容易にするためにはGaN基板の厚さは $150\mu m$ 以下が好ましく、さらに好ましくは $100\mu m$ 以下、 $50\mu m$ 以上が好ましかった。

【0156】また、塩素ドーピングされていないGaN基板全体を研磨して薄くする他に、部分的に該GaN基板を薄くする方法として、実施の形態7のように、第2の割り溝の底部と第3の割り溝の底部との切断距離を短くしてもよい。このときの、前記切断距離は、塩素ドーピングを行っていないGaN基板の厚みと同様に、 $150\mu m$ 以下が好ましく、さらに好ましくは $100\mu m$ 以下、 $50\mu m$ 以上である。

【0157】(実施の形態9) 本実施の形態9は、実施の形態4の塩素ドーピングした窒化物半導体基板(研磨後の厚み $100\mu m$)を、塩素ドーピングを行っていない窒化物半導体基板(研磨後の厚み $80\mu m$)に変更した以外は、実施の形態4と同じである。

【0158】本実施の形態のチップ分割について説明する。ここで、結晶成長側とは、基板側に対する反対側を指すものとする。ウエハーのGaN基板側を研磨機により研磨して、塩素ドーピングされていないGaN基板の厚さを $80\mu m$ にする。

【0159】前記ウエハーをドライエッティングによって、結晶成長側に、 $<1-100>$ 方向に沿って、深さ $1\mu m$ 、線幅 $10\mu m$ 、ピッチ $350\mu m$ と、 $<11-20>$ 方向に沿って、深さ $1\mu m$ 、線幅 $10\mu m$ 、ピッチ $330\mu m$ の、第2の割り溝409を形成した。続いて、GaN基板側の面にダイサーにより、 $<1-100>$ 方向に沿って、ピッチ $350\mu m$ 、深さ $10\mu m$ 、線幅 $50\mu m$ と、 $<11-20>$ 方向に沿って、ピッチ $330\mu m$ 、深さ $10\mu m$ 、線幅 $50\mu m$ の、第1の割り溝408を形成した。ただし、第1の割り溝408の形成位置は、第1割り溝の線幅ほぼ中央に前記第2の割り溝409が一致するようにする。

【0160】ダイシング後、真空チャックを解放し、ウエハーをテーブルから外し取り、結晶成長側から軽くローラーで押し当てる事により、2インチのウエハーから $350\mu m \times 330\mu m$ 角のチップを多数得た。チップの切断面にクラック、チッピング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは92%以上であった。

【0161】本実施の形態で、歩留まり90%以上の、所望の形状でチップ分割できたのは、発光層を含む窒化物半導体膜を、同系の窒化物半導体基板上に形成し、且つ、一度に切断することなく、第1と第2の割り溝を形成し、第2の割り溝底部を窒化物半導体発光層位置よりも深く形成し、第2の割り溝は第1の割り溝幅よりも狭く構成したことによる。

【0162】つまり、成長膜も基板も同系の窒化物半導体であることから、同一のへき開特性を有することと、第2の割り溝底部が窒化物半導体発光層位置よりも深く、第1の割り溝が第2の割り溝よりも溝幅が広いことにより、第2の割り溝によって割れた割れ線が、最短切断距離で割れるためには、第2の割り溝底部から該第2の割り溝底部下方の第1の割り溝の底部の何処かに到達するしかなく、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができるためである。

【0163】また、第2の割り溝底部が、窒化物半導体発光層位置よりも深いため、チップ分割の際に、チッピング、クラッキングが発生したとしても、前記発光層を損傷する事がないため、素子不良の発生率を低減することができる。しかしながら、第2の割り溝をエッティング法にて形成したため、プロセス工程が複雑になり、スクライプに比べて溝幅が大きく、單一ウエハー当たりのチップ摂取率が減少した。溝幅の狭い第2の割り溝を結晶成長側の面に形成したのは、発光面積を大きくするためである。また、第1の割り溝幅と第2の割り溝幅が異なる理由は、実施の形態1と同様である。実施の形態4と比べると、チップの歩留まりが低下しているのは、窒化物半導体基板中に塩素ドーピングをしていないためだと考えられる。しかしながら、少なくとも2つ以上の割り溝を形成せずに、一度にチップ分割する従来に比べて、歩留まりは約10%以上向上している。

【0164】本実施の形態では、第1の割り溝の形成にダイシングを使用したが、ウエットエッティングやドライエッティング等による化学的な方法で溝を形成しても良い。ドライエッティングであれば、例えば、反応性イオンエッティング法、イオンミリング法、集束イオンビーム法、ECRエッティング法等の手法を用いることができる。ウエットエッティングは、例えば、フッ酸、熱磷酸、熱磷酸と硫酸の混合溶液等がある。

【0165】物理的な溝形成方法としては、本実施の形態で紹介したダイシングによるハーフカットの他、ス

ライブ等を使用しても良い。しかしながら、第1の割り溝は、第2の割り溝幅よりも広くしなければならないため、スクライブによる第1の割り溝形成は、あまり好ましいとはいえない。

【0166】また、本実施の形態では、第2の割り溝幅の形成にドライエッティングを使用したが、ウェットエッティング法、ダイシング、スクライブ等を使用しても構わない。しかしながら、本実施の形態の、第2の割り溝は、ドライエッティング法またはウェットエッティング法が最も好ましい。なぜならば、これらのエッティング法を利用することにより、溝形成による窒化物半導体発光層への損傷を抑えることができるためである。ただし、前記エッティング法を行うためには、リソグラフィー技術によるマスク処理を行う必要がある。

【0167】塩素をドーピングしていない窒化物半導体基板は、塩素をドーピングした窒化物半導体基板に比べて、チップ分割が難しく、基板の厚みを薄くすることが好ましい。実施の形態6で述べたように、チップ分割を容易にするためにはGaN基板の厚さは150μm以下が好ましく、さらに好ましくは100μm以下、50μm以上が好ましかった。

【0168】また、塩素ドーピングされていないGaN基板全体を研磨して薄くする他に、塩素ドーピングされていないGaN基板を部分的に薄くする方法として、第1の割り溝の底部と第2の割り溝の底部との切断距離を短くしてもよい。このときの前記切断距離は、塩素ドーピングされていないGaN基板の厚みと同様に、150μm以下が好ましく、さらに好ましくは100μm以下、50μm以上である。

【0169】本実施の形態の割り溝に加えて、第3の割り溝として、第1の割り溝中あるいは第2の割り溝中、もしくは、第1と第2の割り溝両方に、スクライブラインを形成してチップ分割しても良い。また、図1(c)に示すように、第1の割り溝もしくは第2の割り溝のエッジ部分に、一対の欠け溝を形成して素子分割しても良い。この場合、ウエハーの総膜厚が100μm以下、もしくは、第1の割り溝底部から第2の割り溝底部までの切断距離が100μm以下であることが好ましい。ただし、前記総膜厚は、窒化物半導体基板中に塩素ドーピングされていないときの値である。

【0170】(実施の形態10) 本実施の形態10は、実施の形態5の塩素ドーピングした窒化物半導体基板(研磨後の厚み300μm)を、塩素ドーピングを行っていない窒化物半導体基板(研磨後の厚み250μm)に変更した以外は、実施の形態5と同じである。

【0171】本実施の形態のチップ分割について説明する。ここで、結晶成長側とは、基板側に対する反対側を指すものとする。ウエハーのGaN基板側を研磨機により研磨して、塩素ドーピングされていないGaN基板の厚さを250μmにする。前記ウエハーをドライエッチ

ングによって、結晶成長側の面に、<1-100>方向に沿って、深さ5μm、線幅20μm、ピッチ350μmと、<11-20>方向に沿って、深さ5μm、線幅20μm、ピッチ340μmの、第2の割り溝509を形成した。続いて、GaN基板側の面にダイサーにより、<1-100>方向に沿って、ピッチ350μm、深さ100μm、線幅80μmと、<11-20>方向に沿って、ピッチ340μm、深さ100μm、線幅80μmの、第1の割り溝508を形成した。ただし、第1の割り溝508の形成位置は、第1割り溝の線幅ほぼ中央に前記第2の割り溝509が一致するようになる。

【0172】ダイシング後、真空チャックを解放し、ウエハーをテーブルから外し取り、結晶成長面側から軽くローラーで押し当てる事により、2インチのウエハーから350μm×340μm角のチップを多数得た。チップの切断面にクラック、チッピング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは92%以上であった。しかしながら、第2の割り溝をエッティング法によって形成したため、プロセス工程が複雑になり、スクライブに比べて溝幅が大きく、単一ウエハー当たりのチップ採取率が減少した。

【0173】本実施の形態で、歩留まり90%以上の、所望の形状でチップ分割できたのは、発光層を含む窒化物半導体膜を、同系の窒化物半導体基板上に形成し、且つ、一度に切断することなく、第1と第2の割り溝を形成し、第2の割り溝底部を窒化物半導体膜と前記基板との界面よりも深く形成し、第2の割り溝は第1の割り溝幅よりも狭く構成したことによる。

【0174】つまり、成長膜も基板も同系の窒化物半導体であることから、同一のへき開特性を有することと、第2の割り溝底部が窒化物半導体膜と基板との界面よりも深く、第1の割り溝が第2の割り溝よりも溝幅が広いことにより、第2の割り溝によって割れた割れ線が、最短切断距離で割れるためには、第2の割り溝底部から該第2の割り溝底部下方の第1の割り溝の底部の何処かに到達するしかなく、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができるためである。

【0175】また、第2の割り溝底部が、窒化物半導体膜と基板との界面よりも深いため、チップ分割の際に、チッピング、クラッキングが発生したとしても、前記発光層を損傷する事がないため、素子不良の発生率を低減することができる。溝幅の狭い第2の割り溝を結晶成長側の面に形成したのは、発光面積を大きくするためである。また、第1の割り溝幅と第2の割り溝幅が異なる理由は、実施の形態1と同様である。

【0176】実施の形態5と比べると、チップの歩留まりが低下しているのは、窒化物半導体基板中に塩素ドーピングしていないためだと考えられる。しかしながら、少なくとも2つ以上の割り溝を形成せずに、一度にチッ

ア分割する従来に比べて、歩留まりは約10%以上向上している。

【0177】本実施の形態では、第1の割り溝の形成にダイシングを使用したが、ウエットエッチングやドライエッチング等による化学的な方法で溝を形成しても良い。ドライエッチングであれば、例えば、反応性イオンエッチング法、イオンミリング法、集束イオンビーム法、E C Rエッチング法等の手法を用いることができる。ウエットエッチングは、例えば、フッ酸、熱磷酸、熱磷酸と硫酸の混合溶液等がある。

【0178】物理的な溝形成方法としては、本実施の形態で紹介したダイシングによるハーフカットの他、スクライプ等を使用しても良い。しかしながら、第1の割り溝は、第2の割り溝幅よりも広くしなければならないため、スクライプによる第1の割り溝形成は、あまり好ましいとはいえない。

【0179】また、本実施の形態では、第2の割り溝幅の形成にドライエッチングを使用したが、ウエットエッチング法、ダイシング、スクライプ等を使用しても構わない。しかしながら、本実施の形態の、第2の割り溝は、ドライエッチング法またはウエットエッチング法が最も好ましい。なぜならば、これらのエッチング法を利用することにより、溝形成による、窒化物半導体発光層への損傷を抑えることができるためである。ただし、前記エッチング法を行うためには、リソグラフィー技術によるマスク処理を行う必要がある。

【0180】塩素をドーピングしていない窒化物半導体基板は、塩素をドーピングした窒化物半導体基板に比べて、チップ分割が難しく、基板の厚みを薄くすることが好ましい。実施の形態6で述べたように、チップ分割を容易にするためにはGaN基板の厚さは150μm以下が好ましく、さらに好ましくは100μm以下、50μm以上が好ましかった。

【0181】本実施の形態では、第1の割り溝と第2の割り溝を形成して局部的に薄くなった溝部で、ウエハーをチップ分割するため、第1の割り溝底部から第2の割り溝底部までの切断距離が短いことが好ましい。前記切断距離は、塩素ドーピングを行っていないGaN基板の厚みと同様に、150μm以下が好ましく、さらに好ましくは100μm以下である。前記切断距離の厚みの下限値は、特に問わないが、あまりにも薄すぎると、素子化のためのプロセス中にウエハーが割れるてしまうため、該切断距離の下限値は50μm以上が望ましい。

【0182】また、本実施の形態で研磨した塩素をドーピングしたGaN基板は、切断し易い該GaN基板の厚み150μmよりも厚くしている。このことにより、割り溝部以外では切断されにくくようにして、チップ分割時に生じる、クラッキングやチッピングが発生することを防止している。

【0183】本実施の形態の割り溝に加えて、第3の割

り溝として、第1の割り溝中あるいは第2の割り溝中、もしくは、第1と第2の割り溝両方に、スクライブルайнを形成してチップ分割しても良い。また、図1(b)に示すように、第1の割り溝もしくは第2の割り溝のエッジ部分に、一对の欠け溝を形成して素子分割しても良い。この場合、ウエハーの総膜厚が100μm以下、もしくは、第1の割り溝底部から第2の割り溝底部までの切断距離が100μm以下であることが好ましい。ただし、前記総膜厚は、窒化物半導体基板中に塩素ドーピングされていないときの値である。

【0184】(実施の形態11) 本実施の形態11は、サファイア種基板上に塩素ドーピングした厚膜の窒化物半導体膜上に結晶成長した窒化物半導体発光ダイオードのチップ分割について説明する。ここで、結晶成長側とは、サファイア種基板側に対する反対側を指すものとする。

【0185】図6(a)は、C面サファイア種基板10、n型GaN膜20、誘電体膜30、塩素ドーピングしたn型GaN厚膜40、n型GaNバッファ層601、n型Al_{x1}G_{1-x1}Nクラッド層602、活性層603、p型Al_{x2}GaNクラッド層604、p型GaNコンタクト層605から構成されている。

【0186】以下に図6(a)の窒化物半導体発光ダイオードの製造方法について説明する。

【0187】まず、MOCVD法でC面サファイア種基板10(厚み420μm)上に厚み1μmのn型GaN膜20を積層し、MOCVD装置から取り出す。次に、スパッタリング法もしくは、CVD法を用いて、厚み100nmの誘電体膜を形成し、リソグラフィー技術により、マスク幅7μm、ピッチ10μmのストライプ形状に加工する。前記種基板は、窒化物半導体以外であれば良く、本実施の形態のサファイア以外に、SiC、スピネル、ZnO、MgO、Si、Ge、GaN、A面サファイア、R面サファイア、M面サファイアを使用しても良い。また、前記誘電体膜は、例えば、SiO₂、SiN_x、TiO₂、Al₂O₃である。本実施の形態11の誘電体膜30は、SiO₂を使用した。

【0188】次に、H VPE装置に前記ウエハーをセットし、塩素濃度2×10¹⁹/cm³、Si濃度2×10¹⁸/cm³をドーピングしながら、厚み200μmのn型GaN厚膜40を形成した。ここで、本発明の明細書で言うところの厚膜とは、20μm以上の膜厚を指すものとする。

【0189】前記GaN厚膜40を積層したウエハーを、再びMOCVD装置にセットし、実施の形態1と同様の成長条件で、図6(a)に示す窒化物半導体発光ダイオードを作製した。

【0190】次に、上記窒化物半導体発光ダイオード素子を形成したウエハーのチップ分割について説明する。

【0191】図6(b)は、第1の割り溝608と第2の

割り溝609の構成を示している。

【0192】本実施の形態の、図6中の窒化物半導体膜600は、n型GaN膜20、誘電体膜30、塩素ドーピングしたn型GaN厚膜40の総称であるが、塩素ドーピングしたn型GaN厚膜40のみ、またはn型GaN膜20と塩素ドーピングされたn型GaN厚膜40から構成されていても良い。n型電極606は、第1の割り溝608を形成した後、サファイア種基板10の全面にTi/Agを蒸着している。

【0193】まず、上記ウエハーのサファイア種基板を研磨機により研磨して、厚さを250μmにし、鏡面出しをする。研磨によって薄くした種基板の厚みは、好ましくは、250μm以下である。

【0194】続いて、p型GaNコンタクト層605上に、Pd(3nm)/Mo(3nm)/Au(10nm)の順に、透光性p型電極607をリソグラフィー技術でパターン形成した後、微量の酸素を導入しながら、350°CでN₂雰囲気中でアニールを行った。このことにより、p型電極形成によるコンタクト抵抗の低抵抗化が得られた。上記p型電極をパターン形成したのは、以下述べる第2の割り溝を、電極の被覆されていない部分に形成するためである。

【0195】前記ウエハーをダイサーにセットし、該ウエハーのサファイア種基板側に、深さ280μm、線幅100μm、ピッチ350μmの第1の割り溝608を、図1(b)に示す格子形状で形成した。第1の割り溝底部は、塩素ドーピングを行った窒化物半導体膜600(n型GaN厚膜40)まで到達するように形成されている。第1の割り溝608の溝幅は、誘電体膜30のピッチ幅10μmに比べて、十分大きいため、図6(a)の破線50、破線51のどちらの位置で形成しても同じである。第1の割り溝幅が誘電体膜のマスク幅と同等か、それよりも狭い場合は、第1の割り溝の形成位置を、誘電体マスク位置上(破線51)に形成することが好ましい。なぜならば、誘電体マスク直上に被覆した窒化物半導体膜は、選択成長により前記マスク直上で会合して成長するため、ボイド等が発生し易く、チップ分割が容易になるためである。

【0196】次に、サファイア種基板側に、Ti(15nm)/Ag(150nm)によるn型電極606を形成する。このとき、第1の割り溝中に電極が蒸着されるようにする。また、サファイア種基板上に蒸着されたn型電極は、反射率の高いAgで覆われているため、発光層から発せられた光を反射させて、効率良くp電極側から光を取り出すことができる。

【0197】続いて、ウエハーのサファイア種基板側に粘着シートを貼付し、スクライバーのテーブル上にサファイア種基板側を下にして張り付け、真空チャックで固定する。固定後、スクライバーのダイヤモンド針で、結晶成長側(p型GaNコンタクト層605表面)の面上

に、ピッチ350μm、深さ1μm、線幅5μmで一回スクライブする。次に、先程のスクライブ方向に対して垂直方向に、同様にしてスクライブする。この様にして350μm角のチップになるようにスクライブラインを入れ、第2の割り溝609を形成する。ただし、第2の割り溝609の形成位置は、前記第1の割り溝608の線幅のほぼ中央線と一致した位置とし、ダイシングの方向およびスクライブの方向は、窒化物半導体に対して<11-20>または<1-100>方向である。また、第2の割り溝609は、電極が被覆されていない位置に形成することが好ましい。

【0198】スクライブ後、真空チャックを解放し、ウエハーをテーブルから外し取り、GaN基板側から軽くローラーで押し当てる事により、2インチのウエハーから350μm角のチップを多数得た。図6(c)に得られたチップの形状を示す。チップの切断面にクラック、チッピング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは85%以上であった。

【0199】本実施の形態で、85%以上の、所望の形状でチップ分割できたのは、発光層を含む窒化物半導体膜を、塩素をドーピングした同系の窒化物半導体基板上に形成し、且つ、一度に切断することなく、第1の割り溝底部が塩素ドーピングされた窒化物半導体膜600まで到達するように形成し、第2の割り溝は第1の割り溝幅よりも狭く構成したことによる。つまり、成長膜も窒化物半導体膜600も同系の窒化物半導体であることから、同一のへき開特性を有し、窒化物半導体膜600中に塩素がドーピングされているため分割が容易になったことと、第1の割り溝が第2の割り溝よりも溝幅が広く、かつ、第1と第2の割り溝に分けて切断することにより、第2の割り溝によって割れた割れ線が、最短切断距離で割れるためには、第2の割り溝底部から該第2の割り溝底部下方の第1の割り溝の底部の何処かに到達するしかなく、しかも、第1の割り溝領域以外は、窒化物半導体とは異なる種基板であるため、へき開が異なり、意図せぬ方向へへき開されることを防止し、所望のチップ形状に切断することができるためである。また、溝幅の狭い第2の割り溝を結晶成長側の面に形成したのは、発光面積を大きくするためである。第1の割り溝幅と第2の割り溝幅が異なる理由は、実施の形態1と同様である。

【0200】次に、窒化物半導体膜600中に塩素ドーピングした効果について調べたところ、HVPE法にて種基板(例えば、サファイア基板)上に塩素ドーピングを行った厚膜の窒化物半導体膜(例えば、300μm)を形成したところ、同じ種基板上に塩素を全くドーピングしていない同じ厚膜の窒化物半導体膜と比べて、基板と厚膜との熱膨張係数差によって生じる反りの量が小さかった。

【0201】塩素をドーピングしていない従来の厚膜の

窒化物半導体膜を種基板上に積層した場合、互いの熱膨張係数差によって、ウエハー自体が反りかえり、ダイサーまたはスクライバーの、刃の接触応力のかけ方や方向によって、粉々に割れてしまうことがしばしばあった。しかしながら、本実施の形態のように塩素をドーピングした厚膜の窒化物半導体膜を種基板上に成長した場合は、ウエハー自体の反りが小さく、前記刃の接触応力もしくは方向によって粉々に割れることは無かった。

【0202】上記理由については、定かではないが、窒化物半導体基板を構成しているI I I族原子とV族原子との間の結合力を塩素によって弱められているのではないかと考えられる。

【0203】本実施の形態の構成で塩素ドーピングのみを行わなかった場合、上記塩素ドーピングによる効果で述べたように、第1の割り溝を形成する段階で粉々に割れることがしばしば観受けられた。しかしながら、割れずに第1の割り溝を形成できた場合、チップ断面等にチッピングやクラッキングが無く、所望の形状にチップ分割することができた。従って、塩素ドーピングせずに本実施の形態を用いた場合、チップの歩留まりは塩素ドーピングしたものに比べて低いものの、塩素ドーピングされた場合と同様に、チップ形状は良好である。

【0204】本実施の形態では、第1の割り溝の形成にダイシングを使用したが、ウエットエッチングやドライエッティング等による化学的な方法で溝を形成しても良い。ドライエッティングであれば、例えば、反応性イオンエッティング法、イオンミリング法、集束イオンビーム法、E C Rエッティング法等の手法を用いることができる。ウエットエッティングは、例えば、フッ酸、熱燐酸、熱燐酸と硫酸の混合溶液等がある。ただし、エッティングを行うためには、リソグラフィー技術によるマスク処理を行う必要がある。

【0205】物理的な溝形成方法としては、本実施の形態で紹介したダイシングによるハーフカットの他、スクライブ等を使用しても良い。しかしながら、第1の割り溝は、第2の割り溝幅よりも広くしなければならないため、スクライブによる第1の割り溝形成は、あまり好ましいとはいえない。

【0206】また、本実施の形態では、第2の割り溝幅の形成にスクライブを使用したが、上記エッティング法、ダイシング等を使用しても構わない。しかしながら、第2の割り溝形成においては、スクライブが最も好ましい。なぜならば、溝幅を狭く、且つ迅速に、溝形成が可能であり、ダイシングやエッティングに比べて、ウエハー切断時に該ウエハーを削り取る面積が少ないので、单一ウエハーから多くのチップを得ることができるためである。さらに、本実施の形態では、格子状にスライブラインを形成したが、図1(c)に示すようにウエハーのエッジ部分にのみ、一対の欠け溝を形成して素子分割しても良い。この場合、第1の割り溝底部から第2割り溝

底部までの切断距離が、150μm以下であることが好ましい。ただし、前記切断距離は、窒化物半導体厚膜中に塩素ドーピングされている場合の厚みである。

【0207】また、本実施の形態で、サファイア種基板を研磨して250μm程度まで薄くしたが、本発明者による実験によると、サファイア種基板の厚さは250μm以下が好ましく、さらに好ましくは200μm以下が好ましかった。

【0208】本実施の形態の特徴は、第1の割り溝底部が塩素ドーピングされた窒化物半導体膜600まで到達していることと、第1の割り溝底部と第2の割り溝底部との切断距離を短くしていることである。前記切断距離は、200μm以下が好ましく、さらに好ましくは150μm以下、50μm以上である。

【0209】本実施の形態は、上記特徴を包含していれば、実施の形態2と3の、チップ分割方法を用いても構わない。

【0210】(実施の形態12) 本実施の形態12は、実施の形態11の、第2の割り溝をエッティング法によって形成した以外は、実施の形態11と同様である。

【0211】窒化物半導体発光ダイオード構造とその製造方法は、実施の形態11(図6(a))と同様である。ただし、n型GaN厚膜40は、塩素濃度 $5 \times 10^{20} / \text{cm}^3$ 、Si濃度 $1 \times 10^{18} / \text{cm}^3$ をドーピングしながら、厚み150μm成長した。

【0212】次に、上記窒化物半導体発光ダイオード素子を形成したウエハーのチップ分割について説明する。ここで、結晶成長側とは、サファイア種基板側に対する反対側を指すものとする。

【0213】図7(a)と図7(b)は、割り溝の構成とチップ形状をそれぞれ示している。本実施の形態の、図7中の窒化物半導体膜700は、n型GaN膜20、誘電体膜30、塩素ドーピングしたn型GaN厚膜40の総称であるが、塩素ドーピングしたn型厚膜40のみ、またはn型GaN膜20と塩素ドーピングされたn型GaN厚膜40から構成されていても良い。

【0214】まず、上記ウエハーのサファイア種基板を研磨機により研磨して、厚さを150μmにし、鏡面出しをする。

【0215】次に、前記ウエハーをリソグラフィー法でマスク処理をし、結晶成長側の面を上にして(p型GaNコンタクト層)、反応性イオンエッティング装置にセットする。ドライエッティングによって、前記成長面上に、深さ3μm、線幅50μm、ピッチ350μmの第2の割り溝709を、図1(b)に示す格子形状で形成した。その後、マスクを取り除き、p型GaNコンタクト層705上に、リソグラフィー技術を用いてPd(2nm)/Au(10nm)の順に、透光性p型電極707をパターン形成する。次に、前記p電極形成を行ったウエハーを、微量の酸素を導入しながら、650°CでN₂

雰囲気中でアニールを行った。このことにより、p型電極形成によるコンタクト抵抗の低抵抗化が得られた。次に、再び、リソグラフィー技術によりマスク処理を行って、第2の割り溝底部に、Ti(4nm)/Au(10nm)によるn型透光性電極706を形成する。または、n型透光性電極706を実施の形態11のように、第1の割り溝を覆うように形成しても良い。この場合、n型電極は、透光性にする必要は無く、むしろ、反射率が高くなるようにAuの替わりにAl等を厚く積むことが好ましい。

【0216】次に、ウエハーを裏返して、サファイア種基板上に、光反射率の高い、AlもしくはAgを全面に蒸着する。これは、発光層から発せられる光をp電極側から効率良く放射させるためである。

【0217】前記ウエハーをダイサーにセットし、該ウエハーのサファイア種基板側に、深さ150μm、線幅100μm、ピッチ350μmの第1の割り溝708を、図1(b)に示す格子形状で形成した。ただし、第1の割り溝708の形成位置は、第1割り溝の線幅ほぼ中央に前記第2の割り溝709が一致するようにし、ダイシングの方向およびドライエッチングの溝方向は、窒化物半導体に対して<11-20>または<1-100>方向である。また、第1の割り溝底部は、種基板10と窒化物半導体膜700との間の界面に達するように形成されている。

【0218】第1の割り溝708の溝幅は、誘電体膜30のピッチ幅10μmに比べて、十分大きいため、図6(a)の破線50、破線51のどちらの位置で形成しても同じである。第1の割り溝幅が誘電体膜のマスク幅と同等か、それよりも狭い場合は、第1の割り溝形成位置を、誘電体マスク位置(破線51)に形成することが好ましい。なぜならば、誘電体マスク直上に被覆した窒化物半導体膜は、選択成長により前記マスク直上で会合して成長するため、ボイド等が発生し易く、チップ分割が容易になるためである。

【0219】ダイシング後、真空チャックを解放し、ウエハーをテーブルから外し取り、結晶成長側から軽くローラーで押し当てる事により、2インチのウエハーから350μm角のチップを多数得た。チップの切断面にクラック、チッピング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは85%以上であった。

【0220】本実施の形態で、85%以上の、所望の形状でチップ分割できたのは、発光層を含む窒化物半導体膜を、塩素をドーピングした同系の窒化物半導体膜700上に形成し、且つ、一度に切断することなく、第1の割り溝底部が塩素ドーピングされた窒化物半導体膜700まで到達するように形成し、第2の割り溝底部を窒化物半導体発光層703位置よりも深く形成し、第2の割り溝は第1の割り溝よりも狭く構成したことによる。

つまり、成長膜も窒化物半導体膜700も同系の窒化物半導体であることから、同一のへき開特性を有し、基板中に塩素がドーピングされているため分割が容易になったことと、第2の割り溝底部が窒化物半導体発光層位置よりも深く、第1の割り溝が第2の割り溝よりも溝幅が広いことにより、第2の割り溝によって割れた割れ線が、最短切断距離で割れるためには、第2の割り溝底部から該第2の割り溝底部下方の第1の割り溝の底部の何処かに到達するしかなく、しかも、第1の割り溝領域以外は、窒化物半導体とは異なる種基板であるためへき開が異なり、意図せぬ方向にへき開されることを防止し、所望のチップ形状に切断することができるためである。また、第2の割り溝底部が、窒化物半導体発光層位置よりも深いため、チップ分割の際に、チッピング、クラッキングが発生したとしても、前記発光層を損傷することなく、素子不良の発生率を低減することができる。溝幅の狭い第2の割り溝を結晶成長側の面に形成したのは、発光面積を大きくするためである。また、第1の割り溝幅と第2の割り溝幅が異なる理由は、実施の形態1と同様である。

【0221】しかしながら、第2の割り溝をエッチング法にて形成したため、プロセス工程が複雑になり、スクライプに比べて溝幅が大きく、単一ウエハー当たりのチップ摂取率が減少した。

【0222】実施の形態11で述べたように、塩素をドーピングした厚膜の窒化物半導体膜700を種基板上に成長した場合は、ウエハー自体の反りが小さく、前記刃の接触応力もしくは方向によって粉々に割れることは無かった。

【0223】塩素ドーピングされなかった場合の本実施の形態の効果についても実施の形態11と同様である。

【0224】本実施の形態では、第1の割り溝の形成にダイシングを使用したが、ウェットエッチングやドライエッチング等による化学的な方法で溝を形成しても良い。ドライエッチングであれば、例えば、反応性イオンエッチング法、イオンミリング法、集束イオンビーム法、ECRエッチング法等の手法を用いることができる。ウェットエッチングは、例えば、フッ酸、熱磷酸、熱磷酸と硫酸の混合溶液等がある。物理的な溝形成方法としては、本実施の形態で紹介したダイシングによるハーフカットの他、スクライプ等を使用しても良い。しかしながら、第1の割り溝は、第2の割り溝幅よりも広くしなければならないため、スクライプによる第1の割り溝形成は、あまり好ましいとはいえない。

【0225】また、本実施の形態では、第2の割り溝幅の形成にドライエッチングを使用したが、ウェットエッチング法、ダイシング、スクライプ等を使用しても構わない。しかしながら、本実施の形態の第2の割り溝は、ドライエッチング法またはウェットエッチング法が最も好ましい。なぜならば、これらのエッチング法を利用す

ることにより、溝形成による窒化物半導体発光層への損傷を抑えることができるためである。ただし、前記エッティング法を行うためには、リソグラフィー技術によるマスク処理を行う必要がある。

【0226】さらに、図1(c)に示すように割り溝の中のエッジ部分にのみ、一対の欠け溝を形成して素子分割しても良い。この場合、第1の割り溝底部から第2割り溝底部までの切断距離が、 $150\mu m$ 以下であることが好ましい。ただし、前記切断距離は、窒化物半導体厚膜中に塩素ドーピングされている場合の厚みである。

【0227】また、本実施の形態で、サファイア種基板を研磨して $150\mu m$ 程度まで薄くしたが、本発明者らによる実験によると、サファイア種基板の厚さは $250\mu m$ 以下が好ましく、さらに好ましくは $200\mu m$ 以下が好ましかった。

【0228】本実施の形態の特徴は、第1の割り溝底部が塩素ドーピングされた窒化物半導体膜まで達していること、第2の割り溝底部が窒化物半導体発光層よりも下方に位置すること、第1の割り溝底部と第2の割り溝底部との切断距離を短くしていることである。前記切断距離は、 $200\mu m$ 以下が好ましく、さらに好ましくは $150\mu m$ 以下、 $50\mu m$ 以上である。

【0229】本実施の形態は、上記特徴を含んでいれば、実施の形態4のチップ分割方法を用いても構わない。

【0230】(実施の形態13) 本実施の形態13は、実施の形態1から10までにおいて、C面窒化物半導体基板を用いた場合の、割り溝形成方向とチップ形状について述べる。ただし、下記で述べる方向は、窒化物半導体に対する方位である。

【0231】チップ分割の容易性を考慮した場合、割り溝の形成方向は、 $<11-20>$ 方向が好ましく、次に $<1-100>$ 方向である。前記方向から、 $\pm 5^\circ$ 程度までずれても良い。前記 $<11-20>$ 方向に沿って割り溝を形成し、分割してできる端面は $\{1-100\}$ 面である。また、前記 $<1-100>$ 方向に沿って割り溝を形成し、分割してできる端面は、 $\{11-20\}$ 面である。

【0232】これらの方向の組み合わせによって形成されるチップ形状は、正方形、長方形、正三角形、菱形、平行四辺形、台形、正六角形がある。割り溝の形成方向が、少なくとも $<11-20>$ 方向を含むように、上記チップ形状に分割することが好ましい。例えば、割り溝の形成方向が $<11-20>$ 方向のみで構成された、正三角形、菱形、台形、正六角形の、チップ形状の場合、チップ分割が容易な方向であるため、チップ分割の歩留まりは良好である。上記チップ形状の内、長方形を選択した場合、長方形の長辺Lと短辺Sの比が、 $L/S = 1.01 \sim 4$ が好ましい。さらに好ましくは、前記長方形の短辺の方向が $<2-1-10>$ 方向で、長辺の方向が $<0001>$ 方向である。これは、チップ分割の容易な $<0001>$ 方向を、多く割り溝形成し、逆に、前記方向と比べてチップ分割の困難な $<2-1-10>$ 方向を少なく溝形成するためである。

$<11-20>$ 方向である。これは、チップ分割の容易な $<11-20>$ 方向を、多く割り溝形成し、逆に、前記方向と比べてチップ分割の困難な $<1-100>$ 方向を少なく溝形成するためである。

【0233】また、上記方位関係に則して、チップ分割の困難な方向を短辺に溝形成して分割する場合、 L/S 比が1よりも大きいため、てこの原理から、効率良くチップ分割の困難な割り溝に力を加えることができ、チップ分割を容易にすることができます。例えば、 L/S 比が4の場合、通常のチップ分割時の、4倍の力で割ることができます。上記 L/S 比の上限を4にしているのは、チップを発光ダイオードのシステム上にパッケージする際に、配置しにくいためである。従って、チップ分割を目的とする場合は、 L/S が4よりも大きくなてもかまわない。

【0234】(実施の形態14) 本実施の形態14は、実施の形態1から10までにおいて、M面窒化物半導体基板を用いた場合の、割り溝形成方向とチップ形状について述べる。ただし、下記で述べる方向は、窒化物半導体に対する方位である。

【0235】チップ分割の容易性を考慮した場合、割り溝の形成方向は、 $<0001>$ 方向が好ましく、次に $<2-1-10>$ 方向である。前記方向から、 $\pm 5^\circ$ 程度までずれても良い。前記 $<0001>$ 方向に沿って割り溝を形成し、分割してできる端面は $\{2-1-10\}$ 面である。また、前記 $<2-1-10>$ 方向に沿って割り溝を形成し、分割してできる端面は、 $\{0001\}$ 面である。

【0236】これらの方向の組み合わせによって形成されるチップ形状は、正方形と長方形がある。

【0237】上記チップ形状の内、長方形を選択した場合、長方形の長辺Lと短辺Sの比が、 $L/S = 1.01 \sim 4$ が好ましい。さらに好ましくは、前記長方形の短辺の方向が $<2-1-10>$ 方向で、長辺の方向が $<0001>$ 方向である。これは、チップ分割の容易な $<0001>$ 方向を、多く割り溝形成し、逆に、前記方向と比べてチップ分割の困難な $<2-1-10>$ 方向を少なく溝形成するためである。

【0238】また、上記方位関係に則して、チップ分割の困難な方向を短辺に溝形成して分割する場合、 L/S 比が1よりも大きいため、てこの原理から、効率良くチップ分割の困難な割り溝に力を加えることができ、チップ分割を容易にすることができます。例えば、 L/S 比が4の場合、通常のチップ分割時の、4倍の力で割ることができます。上記 L/S 比の上限を4にしているのは、チップを発光ダイオードのシステム上にパッケージする際に、配置しにくいためである。従って、チップ分割を目的とする場合は、 L/S が4よりも大きくなてもかまわない。

【0239】(実施の形態15) 本実施の形態14は、

実施の形態1から10までにおいて、R面窒化物半導体基板を用いた場合の、割り溝形成方向とチップ形状について述べる。ただし、下記で述べる方向は、窒化物半導体に対する方位である。

【0240】チップ分割の容易性を考慮した場合、割り溝の形成方向は、<0-111>方向が好ましく、次に<2-1-10>方向である。前記方向から、±5°程度までずれても良い。前記<0-111>方向に沿って割り溝を形成し、分割してできる端面は{2-1-10}面である。また、前記<2-1-10>方向に沿って割り溝を形成し、分割してできる端面は、{0-111}面である。

【0241】これらの方向の組み合わせによって形成されるチップ形状は、正方形と長方形がある。

【0242】上記チップ形状の内、長方形を選択した場合、長方形の長辺Lと短辺Sの比が、 $L/S = 1.01 \sim 4$ が好ましい。さらに好ましくは、前記長方形の短辺の方向が<2-1-10>方向で、長辺の方向が<0-111>方向である。これは、チップ分割の容易な<0-111>方向を、多く割り溝形成し、逆に、前記方向と比べてチップ分割の困難な<2-1-10>方向を少なく溝形成するためである。

【0243】また、上記方位関係に則して、チップ分割の困難な方向を短辺に溝形成して分割する場合、 L/S 比が1よりも大きいため、てこの原理から、効率良くチップ分割の困難な割り溝に力を加えることができ、チップ分割を容易にすることができます。例えば、 L/S 比が4の場合、通常のチップ分割時の、4倍の力で割ることができます。上記 L/S 比の上限を4にしているのは、チップを発光ダイオードのシステム上にパッケージする際に、配置しにくいためである。従って、チップ分割を目的とする場合は、 L/S が4よりも大きくなてもかまわない。

【0244】(実施の形態16) 本実施の形態14は、実施の形態1から10までにおいて、A面窒化物半導体基板を用いた場合の、割り溝形成方向とチップ形状について述べる。ただし、下記で述べる方向は、窒化物半導体に対する方位である。

【0245】チップ分割の容易性を考慮した場合、割り溝の形成方向は、<0001>方向もしくは、<01-10>方向から±5°の方向が好ましく、次に<01-10>方向である。前記方向から、±5°程度までずれても良い。前記<0001>方向に沿って割り溝を形成し、分割してできる端面は{01-10}面である。また、前記<01-10>方向から±5°の方向に沿って割り溝を形成し、分割してできる端面は、{01-12}面である。また、前記<01-10>方向に沿って割り溝を形成し、分割してできる端面は、{0001}面である。

【0246】これらの方向の組み合わせによって形成さ

れるチップ形状は、正方形、長方形、三角形、平行四辺形、台形がある。割り溝の形成方向が、少なくとも<0001>方向もしくは<01-10>方向から±5°の方向を含むように、上記チップ形状に分割することが好ましい。

【0247】上記チップ形状の内、<0001>方向と<01-10>方向から±5°の方向を含むように、三角形形状もしくは平行四辺形形状にチップ分割した場合、共に、チップ分割が容易な方向であるため、チップ分割の歩留まりは良好である。上記チップ形状の内、<01-10>方向と<01-10>方向から±5°の方向を含むように、平行四辺形形状にチップ分割した場合、前記平行四辺形の短辺の方向が<01-10>方向で、長辺の方向が<01-10>方向から±5°の方向である。これは、チップ分割の容易な<01-10>方向から±5°の方向を、多く割り溝形成し、逆に、前記方向と比べてチップ分割の困難な<01-10>方向を少なく溝形成するためである。

【0248】また、上記チップ形状の内、長方形を選択した場合、長方形の長辺Lと短辺Sの比が、 $L/S = 1.01 \sim 4$ が好ましい。さらに好ましくは、前記長方形の短辺の方向が<01-10>方向で、長辺の方向が<0001>方向である。これは、チップ分割の容易な<0001>方向を、多く割り溝形成し、逆に、前記方向と比べてチップ分割の困難な<01-10>方向を少なく溝形成するためである。また、前記長方形形状の方位関係に則して、チップ分割の困難な方向を短辺に溝形成して分割する場合、 L/S 比が1よりも大きいため、てこの原理から、効率良くチップ分割の困難な割り溝に力を加えることができ、チップ分割を容易にすることができます。例えば、 L/S 比が4の場合、通常のチップ分割時の、4倍の力で割ることができます。上記 L/S 比の上限を4にしているのは、チップを発光ダイオードのシステム上にパッケージする際に、配置しにくいためである。従って、チップ分割を目的とする場合は、 L/S が4よりも大きくなてもかまわない。

【0249】(実施の形態17) 本実施の形態では、窒化物半導体レーザ素子を用いて、該素子の端面形成とチップ分割について説明する。

【0250】まず、n型GaN基板800の製造方法について説明する。

【0251】図8(a)は、種基板11、n型GaN基板800から構成されていて、n型GaN基板800は、低温バッファ層15、n型GaN膜21、誘電体膜31、塩素ドーピングされたn型GaN厚膜41から構成されている。

【0252】MOCVD法で種基板11上に低温バッファ層15を550°Cで積層する。次に、1050°Cの成長温度でSiをドーピングしながら、1μmからなるn型GaN膜21を作製する。n型GaN膜21を作製

後、MOCVD装置から、前記ウエハーを取りだし、スパッター法、CVD法もしくはEB蒸着法を用いて誘電体膜31を100nm形成し、リソグラフィー技術で、前記誘電体膜31を周期的なストライプ状パターンに加工する。前記ストライプ形状は、n型GaN膜21に対して<1-100>方向にストライプを形成して、前記方向に対して垂直方向の<11-20>方向にストライプ幅5μm、ピッチ10μmの周期的ストライプ状パターンを形成した。続いて、前記ストライプ形状に加工した誘電体膜31の付いたウエハーをHYPE装置中にセットし、成長温度1100°C、Si濃度 $3 \times 10^{18} / \text{cm}^3$ 、塩素濃度 $1 \times 10^{17} / \text{cm}^3$ をドーピングしながら、350μmの塩素ドーピングされたn型GaN厚膜41を積層する。

【0253】上記製造方法によってn型GaN厚膜41を形成後、ウエハーをHYPE装置から取り出し、研磨機で前記種基板11を剥ぎ取り、n型GaN基板800を作製した。n型GaN基板800は、低温バッファ層15を含んでいても良いし、含んでいなくとも良い。同様に、n型GaN基板800は、誘電体膜31を含んでいても良いし、含んでいなくとも良い。また、窒化物半導体レーザ素子構造を作製後に、該種基板を削除してもよい。

【0254】上記n型GaN基板800の製造方法において、種基板は、C面サファイア、M面サファイア、A面サファイア、R面サファイア、GaAs、ZnO、MgO、スピネル、Si、Geの何れかを用いれば良い。低温バッファ層15は、450°Cから600°Cの成長温度で形成した低温GaNバッファ層、低温AlNバッファ層、低温Al_xGa_{1-x}Nバッファ層(0 < x < 1)、低温In_yGa_{1-y}Nバッファ層(0 < y ≤ 1)の何れかを用いれば良い。誘電体膜31は、SiO₂膜、SiN_x膜、TiO₂膜、Al₂O₃膜の何れかであれば良い。n型GaN膜21は、n型Al_zGa_{1-z}N膜(0 < z < 1)で有っても良い。

【0255】塩素ドーピングされたn型GaN厚膜41は、塩素ドーピングされたn型Al_wGa_{1-w}N厚膜(0 < w ≤ 1)であっても良い。塩素濃度は上記実施の形態と同様に $1 \times 10^{14} / \text{cm}^3$ 以上ドーピングされれば良く、厚膜は20μm以上あれば良い。

【0256】上記n型GaN基板800の製造方法において、特に、種基板がSiの場合は以下のようにして製造する。

【0257】まず、MOCVD法でSi種基板11(厚み400μm)上に厚み1μmのn型AlGaN膜21を積層し、MOCVD装置から取り出す。ただし、図8(a)に示した低温バッファ層15は、積層しない方がよい。また、本発明者らの知見によると、前記n型AlGaN膜21は、少なくとも1000°C以上の高い温度で成長し、少なくともAlを含む窒化物半導体膜でなけ

ればならなかった。前記条件以外だと、Si種基板上に窒化物半導体が膜成長しなかった。

【0258】次に、上記製造方法と同様に、誘電体膜31を形成し、リソグラフィー技術により、ストライプ状に加工する。続いて、HYPE装置に前記ウエハーをセットし、塩素とSiをドーピングしながら、n型GaN厚膜41を形成する。塩素濃度は上記実施の形態と同様に $1 \times 10^{14} / \text{cm}^3$ 以上ドーピングされれば良く、厚膜は20μm以上あれば良い。上記製造方法と同様の方法を必要とする種基板は、6H-SiC種基板、4H-SiC種基板、3C-SiC種基板である。

【0259】次に、上記n型GaN基板800を用いて、窒化物半導体レーザ素子の製造方法について説明する。

【0260】図8(b)は、窒化物半導体レーザ構造を示しており、n型GaN基板800、n型GaNバッファ層801、n型Al_{0.1}Ga_{0.9}Nクラッド層802、n型GaN光ガイド層803、活性層804、p型Al_{0.26}Ga_{0.74}Nキャリアプロック層805、p型GaN光ガイド層806、p型Al_{0.1}Ga_{0.9}Nクラッド層807、p型GaNコンタクト層808から構成されている。

【0261】前記n型GaN基板800の塩素濃度および、Si濃度は塩素ドープn型GaN厚膜41と同じである。次に、MOCVD装置に、前記n型GaN基板800をセットし、1050°Cの成長温度でn型GaNバッファ層801を1μm形成した。このn型GaNバッファ層801は、種基板11からn型GaN基板800を剥ぎ取るときに生じた、n型GaN基板800の表面歪みの緩和、表面モフォロジーや表面凹凸の改善(平坦化)を目的に設けた層であり、無くても構わない。しかしながら、n型GaN厚膜41に塩素をドーピングしている場合は、表面モフォロジーが悪化する傾向にあるため、本実施の形態のようにn型GaNバッファ層801を設けた方が好ましい。また、n型GaNバッファ層801は、n型Al_xGa_{1-x}Nバッファ層(0 < x ≤ 0.3)であっても良い。

【0262】次に、1.0μmの厚さのn型Al_{0.1}Ga_{0.9}Nクラッド層802を成長する。さらに、厚さ0.1μmのn型GaN光ガイド層803を成長する。n型GaN光ガイド層803成長後、基板の温度を700°C~800°C程度に下げ、複数の、厚さ4nmのIn_{0.15}Ga_{0.85}N井戸層と厚さ10nmのIn_{0.26}GaN障壁層より構成される活性層804(多重量子井戸構造。本実施の形態の活性層は、3周期の障壁層と井戸層を形成し、その後、障壁層を成長している。)を成長する。その際、Siをドーピングしてもよいし、ドーピングしなくてもよい。

【0263】次に、基板温度を再び1050°Cまで昇温して、20nmの厚みのp型Al_{0.2}Ga_{0.8}Nよりなる

キャリアブロック層805を成長する。この際、Mgをドーピングしても良いし、ドーピングしなくても良い。また、該キャリアブロック層がなくても特に大きな支障は生じない。

【0264】その後、Mgをドーピングしながら $0.1\mu\text{m}$ の厚さのp型GaN光ガイド層806を成長する。更に、Mgをドーピングしながら $0.5\mu\text{m}$ の厚さのp型A_{0.1}Ga_{0.9}Nよりなるクラッド層807を成長する。最後に、Mgをドーピングしながら $0.1\mu\text{m}$ の厚みのp型GaNよりなるコンタクト層808を成長した。

【0265】この様にして、p型GaNコンタクト層808を成長後、MOCVD装置のリアクター内を全窒素キャリアガスとNH₃に変えて、60°C/分で温度を降下させた。基板温度が850°Cに達した時点で、NH₃の供給量を停止して、5分間、前記基板温度で待機してから、室温まで降下させた。上記基板の保持温度は650°Cから900°Cの間が好ましく、待機時間は、3分以上15分以下が好ましかった。また、降下温度の到達速度は、30°C/分以上が好ましい。このようにして作製された成長膜をラマン測定によって評価した結果、前記手法により、従来、利用されているp型化アニールを行わなくとも、成長後すでにp型化の特性を示していた。また、p型電極形成によるコンタクト抵抗も低減していた。SIMS測定を行った結果、残留水素濃度がp型GaNコンタクト層808最表面近傍で $3 \times 10^{18}/\text{cm}^3$ 以下であった。

【0266】発明者らによる実験によると、成長膜を形成後、NH₃雰囲気中で基板温度を室温まで降下させたとき、残留水素濃度が成長膜最表面近傍で高かったことから、成長膜最表面近傍の残留水素濃度は、成長終了後のNH₃雰囲気が原因であると考えられる。この残留水素は、p型化不純物であるMgの活性化を妨げることが知られている。前記残留水素濃度は、 $5 \times 10^{19}/\text{cm}^3$ 以下が好ましい。

【0267】この様にp型GaNコンタクト層808成長後に、キャリアガスをN₂で置換し、NH₃の供給量を停止して所定の時間、成長温度を保持することによって、p型化を促し、成長膜最表面近傍の残留水素濃度を下げ、コンタクト抵抗を低減できた。また、p型電極形成によるコンタクト抵抗をさらに低減する方法として、成長膜最表面（p型層の最表面）近傍をエッチングにより除去し、その除去面にp型電極を形成すると良い。成長膜最表面（p型層の最表面）を除去する層厚は、10nm以上が好ましく、特に上限値はないが、除去面近傍の残留水素濃度が $5 \times 10^{19}/\text{cm}^3$ 以下になることが好ましい。

【0268】本実施の形態の活性層804は、3周期からなる多重量子井戸構造を作製したが、その他の周期構造でも良く、井戸層のみの単一量子井戸構造でも良い。活性層はIn_yGa_{1-y}N ($0 < y \leq 1$) から構成されて

いれば良く、所望のレーザ発振波長に応じてIn組成を変化させればよい。

【0269】p型GaNコンタクト層808のp型不純物濃度は、p型電極の形成位置に向かって、p型不純物濃度を多くした方が好ましい。このことによりp型電極形成によるコンタクト抵抗が低減する。また、p型化不純物であるMgの活性化を妨げているp層中の残留水素を除去するために、p型層成長中に微量の酸素を混入させてもよい。

【0270】以下に、上記窒化物半導体レーザ素子を形成したウエハーのチップ分割について図8(c)、(d)及び図9(a)、(b)で説明する。ここで、結晶成長側とは、基板側に対する反対側を指すものとする。

【0271】まず、上記ウエハーのGaN基板側を研磨機により研磨して、塩素ドーピングされたGaN基板の厚さを $100\mu\text{m}$ にし、鏡面出しをする。次に、フッ酸もしくは熱磷酸を含む硫酸からなる混合溶液で、前記ウエハーをエッチング処理する。このエッチング処理は、研磨によって生じた表面歪み及び酸化膜を除去し、p型、n型電極のコンタクト抵抗の低減と電極剥離を防止するために行う。

【0272】次に、反応性イオンエッチング装置を用いて、p型A_{0.1}Ga_{0.9}Nクラッド層807をp型GaN光ガイド層806の手前まで掘り下げて、リッジストライプ構造を形成して（リッジ部820）、屈折率導波型レーザダイオードを作製する。リッジのストライプ方向は、窒化物半導体の<1-100>方向に形成した（図9(a)、(b)）。

【0273】次に、実施の形態4と同様に、結晶成長側の面（p型GaNコンタクト層）に、反応性イオンエッチング法を用いて、割り溝の底部が活性層804の形成位置よりも下方にくるように、深さ $1\mu\text{m}$ 、線幅 $10\mu\text{m}$ 、ピッチ $300\mu\text{m}$ の第2の割り溝813を形成した（図9(a)）。前記第2の割り溝は、ストライプ方向と同方向の<1-100>方向に沿って形成された。

【0274】次に、SiO₂絶縁膜809を蒸着し、リッジ部820のp型GaNコンタクト層808の最表面を露出させ、該露出部分（ $2\mu\text{m}$ 幅）を被覆するよう、Pd (10nm)/Mo (10nm)/Au (150nm)を順に蒸着させてp型電極810を形成する。前記p型電極810を形成した後、微量の酸素を導入しながら、450°CのN₂雰囲気中でアニールを行った。このことにより、p型電極形成によるコンタクト抵抗の低抵抗化が得られた。

【0275】続いて、ウエハーを裏返しにして、GaN基板側に、Ti (15nm)/Al (150nm)によるn型電極811を、リソグラフィー技術でパターン形成する。パターン形成するのは、GaN基板側から第2の割り溝813の形成位置を確認するためである。

【0276】次に、結晶成長側の面に粘着シートを貼付し、ダイサーのテーブル上にGaN基板側を上にして張り付け、真空チャックで固定する。割り溝の形成位置を図9（b）に示す。固定後、ダイサーで、GaN基板側の面上に、ピッチ300μm、深さ20μm、線幅50μmの第1の割り溝812を形成する。ただし、第1の割り溝812の形成位置は、前記第2の割り溝813の線幅ほぼ中央に第1の割り溝812の線幅のほぼ中央が一致するようにし、割り溝方向は、窒化物半導体に対して<1-100>方向である。

【0277】次に、第1の割り溝812の方向に対して垂直の<11-20>方向に、ピッチ500μm、深さ20μm、線幅30μmの第1の割り溝814を、ダイシングで形成する。

【0278】ダイシング後、ウエハーをダイサー装置から取りだし、続いて、スクライバーのテーブル上にGaN基板側を上にして張り付け、真空チャックで固定する。固定後、スクライバーのダイヤモンド針で、第1の割り溝814底部上のほぼ中央線に沿って、ピッチ500μm、深さ3μm、線幅5μmで一回スクライプする。この様にして第3の割り溝815を形成する。ただし、前記スクライプの方向は、窒化物半導体に対して<11-20>方向である。

【0279】スクライプ後、真空チャックを解放し、ウエハーをテーブルから外し取り、ブレーキング装置で軽くGaN基板側から第3の割り溝815に沿ってへき開し、レーザ素子のミラー端面を形成する（図8（c））。続いて、第1の割り溝812の方向に沿って上記同様に、チップ分割を行う（図8（d））。

【0280】このようにして、2インチのウエハーからレーザ素子チップを多数得た。チップのミラー端面や切断面にクラック、チッピング等が発生しておらず、外形不良の無い物を取り出した所、歩留まりは95%以上であった。

【0281】レーザ素子のミラー端面をへき開で形成する場合は、本実施の形態のように、窒化物半導体のへき開面である{1-100}面をミラー端面にするように、<11-20>方向に沿って割り溝を形成するのが望ましい。また、実施の形態2、7のように、結晶成長側の面に割り溝を形成せずに、基板側のみに割り溝を形成すると、活性層付近のミラー端面をより一層急峻にすることができる。

【0282】また、実施の形態11でかつ実施の形態2の分割方法、あるいは実施の形態11でかつ実施の形態7の分割方法を用いても良い。

【0283】一方、レーザ素子のミラー端面をエッティングで形成する場合は、実施の形態4、5、9、10または12の手法で形成することが望ましい。何故ならば、ミラー端面形成とチップ分割のための割り溝形成を同時に形成することができるからである。

【0284】レーザ素子のミラー端面形成を除くチップ分割を行う場合は、実施の形態1から実施の形態12の何れかを用いれば良い。

【0285】本実施の形態で得られる効果は上記実施の形態と同様である。

【0286】また、本実施の形態では基板側から、n型層、発光層、p型層の順に結晶成長したが、逆にp型層、発光層、n型層の順に結晶成長させても良い。以上により、窒化物半導体レーザ素子のミラー端面形成とチップ分割が歩留まり良く得ることができる。

【0287】

【発明の効果】窒化物半導体を基板とする光を発する活性層を含む窒化物半導体ウエハーをチップ状に分割する際に、切断面、界面のクラック、チッピングの発生を防止し、窒化物半導体の結晶性を損なうことなく優れた発光性能を有する窒化物半導体チップを得ると共に、歩留良く所望の形とサイズに切断することができる。

【図面の簡単な説明】

【図1】（a）実施の形態1で示したチップ分割のための割り溝形成の図である。（b）実施の形態1で示した第1の割り溝形成（基板側）の図である。（c）実施の形態1で示した欠け溝の形成の一例である。

【図2】実施の形態2で示したチップ分割のための割り溝形成の図である。

【図3】実施の形態3で示したチップ分割のための割り溝形成の図である。

【図4】実施の形態4で示したチップ分割のための割り溝形成の図である。

【図5】実施の形態5で示したチップ分割のための割り溝形成の図である。

【図6】（a）実施の形態11で示した窒化物半導体発光ダイオードの構成図である。（b）実施の形態11で示したチップ分割のための割り溝形成の図である。（c）実施の形態11で示した窒化物半導体発光ダイオードのチップである。

【図7】（a）実施の形態12で示したチップ分割のための割り溝形成の図である。（b）実施の形態12で示した窒化物半導体発光ダイオードのチップである。

【図8】（a）実施の形態17で示したn型GaN基板の製造方法である。（b）実施の形態17で示した窒化物半導体レーザの構成図である。（c）実施の形態17で示した窒化物半導体レーザチップの{1-100}断面図である。

【図9】（a）実施の形態17で示した窒化物半導体レーザチップの{11-20}断面図である。（b）実施の形態17で示した窒化物半導体レーザの、ウエハーの表面図と裏面図である。

【符号の説明】

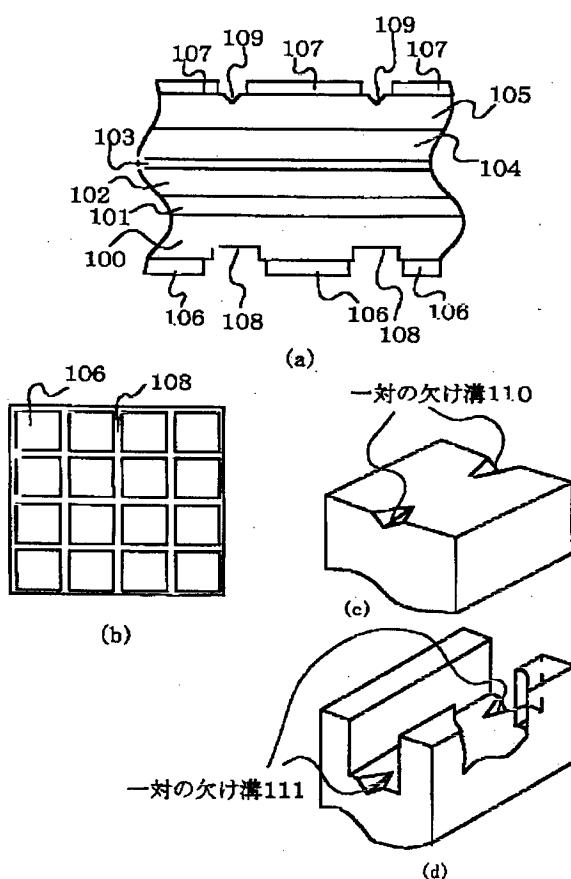
10 サファイア種基板

11 種基板

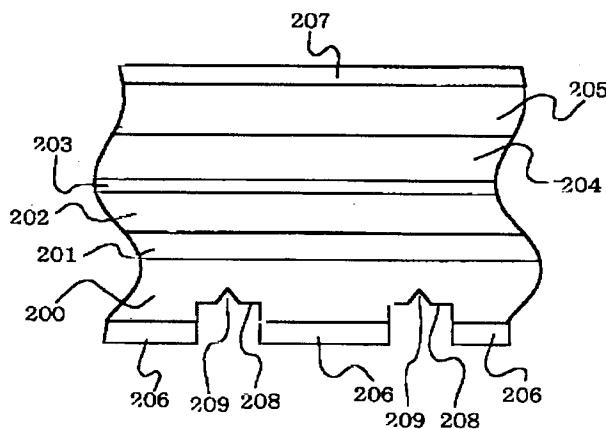
15 低温バッファ層
 20、21 n型GaN膜
 30、31 誘電体膜
 40、41 塩素ドーピングされたn型GaN厚膜
 600、700 硼化物半導体膜
 100、200、300、400、500、800 n型GaN基板
 102、202、302、402、502、602、702 n型 $\text{Al}_{x_1}\text{Ga}_{1-x_1}\text{N}$ クラッド層
 103、203、303、403、503、603、703、804 活性層
 104、204、304、404、504、604、704 p型 $\text{Al}_{x_2}\text{Ga}_{1-x_2}\text{N}$ クラッド層
 106、206、306、406、506、606、706、811 n型電極
 107、207、307、407、507、607、707、810 p型電極

108、208、308、408、508、608、708 第1の割り溝
 109、310、409、509、609、709 第2の割り溝
 209、309 第3の割り溝
 802 n型 $\text{Al}_{0.1}\text{Ga}_{0.9}\text{N}$ クラッド層
 803 n型GaN光ガイド層
 805 p型 $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ キャリアブロック層
 806 p型GaN光ガイド層
 807 p型 $\text{Al}_{0.1}\text{Ga}_{0.9}\text{N}$ クラッド層
 808 p型GaNコンタクト層
 809 SiO_2 絶縁膜
 812 第1の割り溝
 813 第2の割り溝
 814 第1の割り溝
 815 第3の割り溝

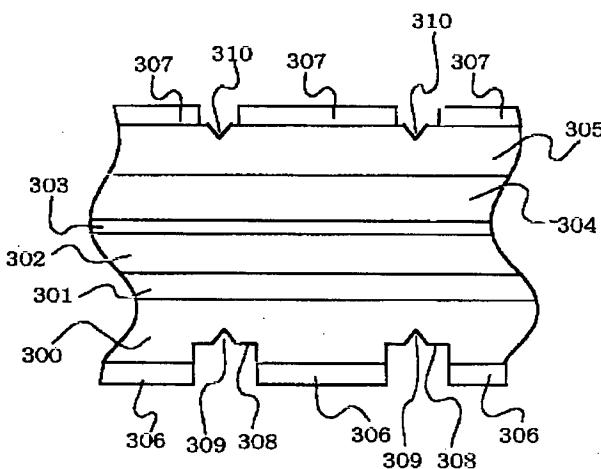
【図1】



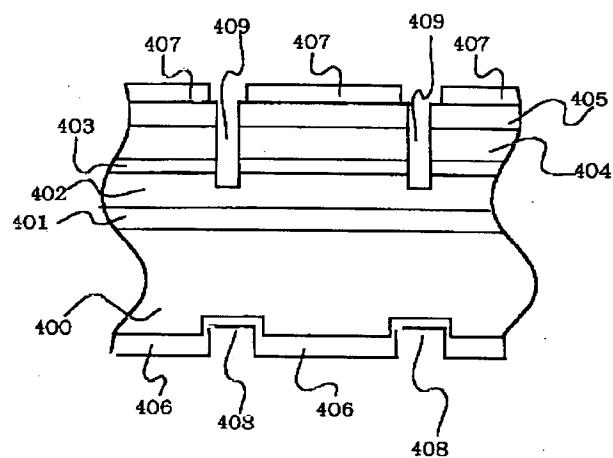
【図2】



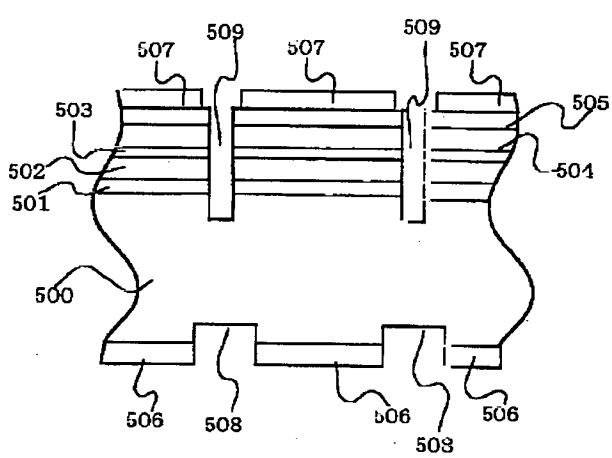
【図3】



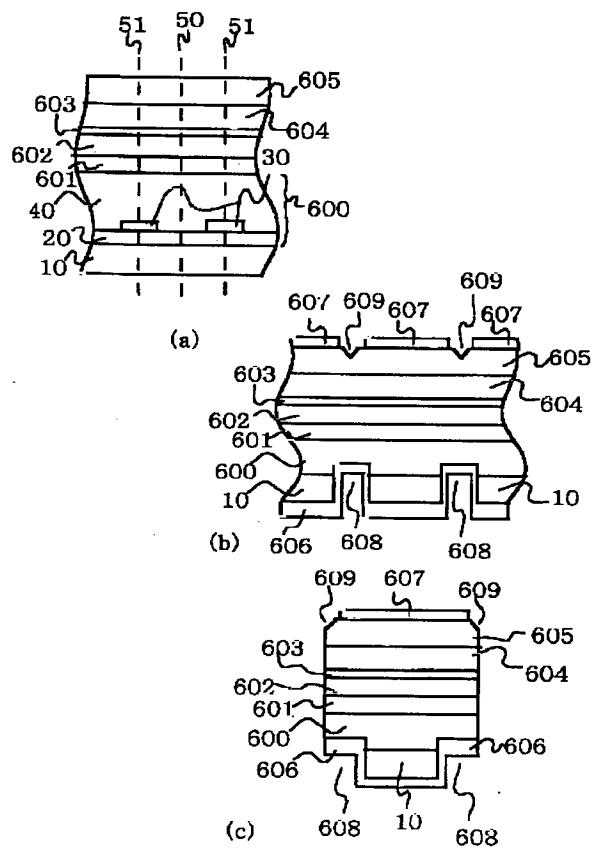
【図4】



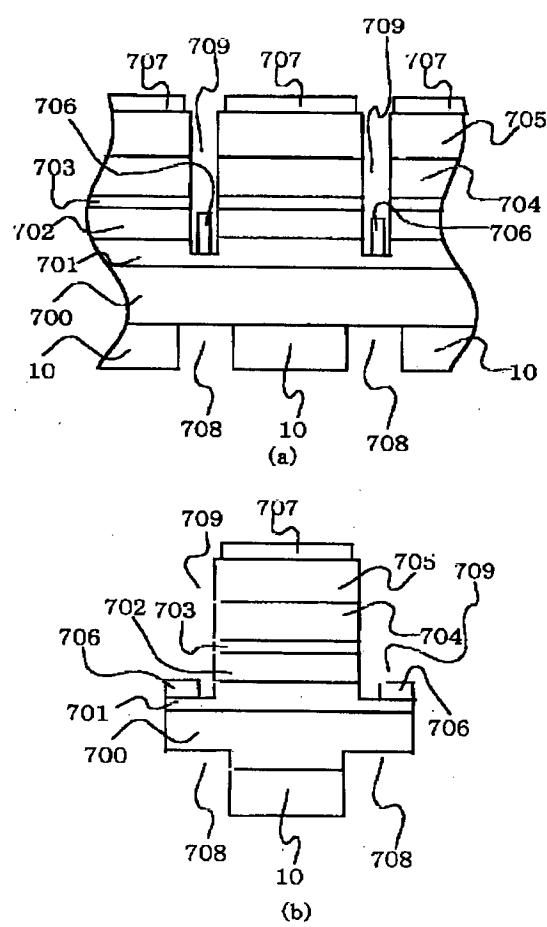
【図5】



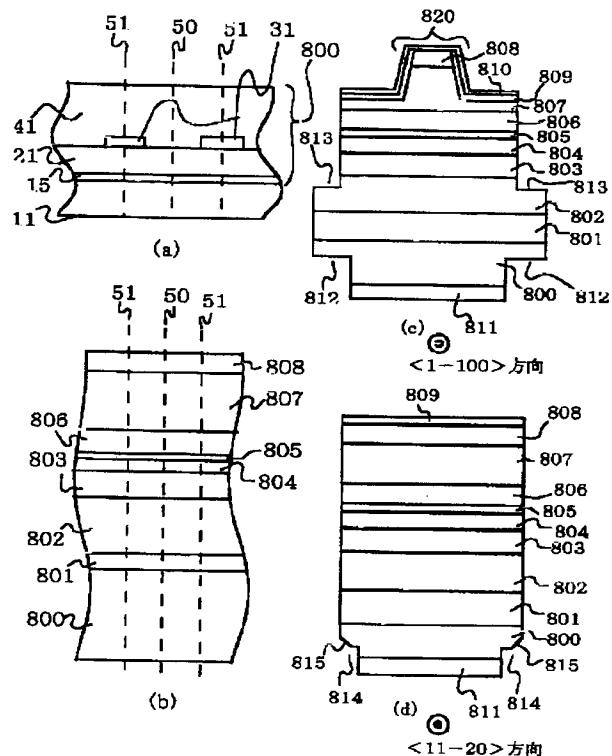
【図6】



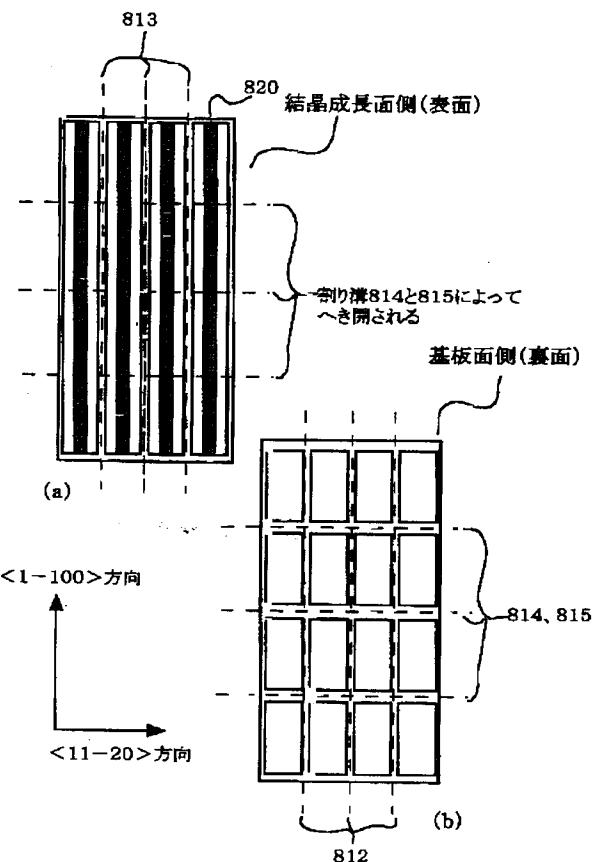
【図7】



【図8】



【図9】



フロントページの続き

Fターム(参考) 5F041 AA41 CA04 CA05 CA34 CA40
 CA46 CA48 CA49 CA53 CA54
 CA57 CA65 CA74 CA75 CA76
 CA77 CA82 CA92
 5F073 AA13 AA73 AA74 CA07 CB02
 CB05 CB07 CB17 CB19 CB22
 DA05 DA22 DA24 DA25 DA32
 DA34 EA07